

(19) 世界知的所有権機関  
国際事務局(43) 国際公開日  
2003 年 4 月 24 日 (24.04.2003)

PCT

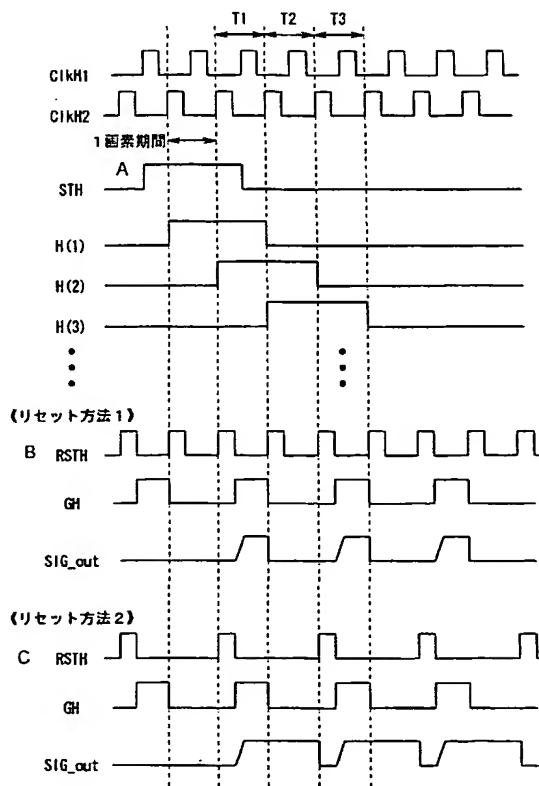
(10) 国際公開番号  
WO 03/034714 A1

- (51) 国際特許分類<sup>7</sup>: H04N 5/335, 9/07 (71) 出願人 (米国を除く全ての指定国について): 株式会社ニコン (NIKON CORPORATION) [JP/JP]; 〒100-8331 東京都千代田区丸の内三丁目2番3号 Tokyo (JP).
- (21) 国際出願番号: PCT/JP02/10440
- (22) 国際出願日: 2002 年 10 月 8 日 (08.10.2002) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ): 壽圓 正博 (JUEN, Masahiro) [JP/JP]; 〒100-8331 東京都千代田区丸の内三丁目2番3号 株式会社ニコン知的財産部内 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2001-316372  
2001 年 10 月 15 日 (15.10.2001) JP (74) 代理人: 古谷 史旺 (FURUYA, Fumio); 〒160-0023 東京都新宿区西新宿1丁目19番5号第2明宝ビル9階 Tokyo (JP).

[続葉有]

(54) Title: SOLID-STATE IMAGE PICKUP DEVICE

(54) 発明の名称: 固体撮像装置



A...1-PIXEL CYCLE  
B...RESET METHOD 1  
C...RESET METHOD 2

(57) Abstract: A solid-state image pickup device includes a plurality of pixels for generating an image signal, a plurality of vertical signal lines connected to the pixels arranged in the vertical direction, a vertical scan circuit for selecting a plurality of pixels for each line and outputting image signals generated by pixels arranged on the same line, to vertical signal lines connected to the pixels, a plurality of horizontal switches arranged on respective vertical signal lines, a horizontal signal line to which an image signal output to a plurality of vertical signal lines is supplied via a plurality of horizontal switches, setting means for setting a value of  $n$  ( $n$  is a natural number) indicating the number of vertical signal lines selected simultaneously, a horizontal scan circuit for setting a period for validating the vertical signal line selected, according to the value of  $n$  and outputting a row selection pulse indicating the period while successively shifting it, and a horizontal selection circuit connected to the horizontal switches, supplied with the row selection pulse and the gate pulse deciding the drive timing of the horizontal switches, and driving the horizontal switches corresponding to the vertical signal line selected by the gate pulse and the row selection pulse. Accordingly, it is possible to realize lowered resolution during read out of an image signal with a simple configuration.



(81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約:

本発明の固体撮像装置は、画像信号を生成する複数の画素と、垂直方向に配置された複数の画素と接続される複数の垂直信号線と、複数の画素を行毎に選択し、同一行に配置された各々の画素によって生成される画像信号を当該画素に接続された垂直信号線へ出力する垂直走査回路と、複数の垂直信号線の各々に設けられた複数の水平スイッチと、複数の垂直信号線に出力される画像信号が複数の水平スイッチを介して供給される水平信号線と、同時に選択する垂直信号線の数を示す $n$ の値 ( $n$ は自然数) を設定する設定手段と、 $n$ の値に基づいて、選択する垂直信号線を有効とする期間を設定し、期間を示す列選択パルスを順次シフトしながら出力する水平走査回路と、水平スイッチと接続され、列選択パルスと、複数の水平スイッチの駆動のタイミングを定めるゲートパルスとを入力し、ゲートパルスおよび列選択パルスによって選択する垂直信号線に対応する水平スイッチを駆動する水平選択回路とを備える。そのため、画像信号の読み出し時における低解像度化を簡単な構成により容易に実現することができる。

## 明細書

## 固体撮像装置

5     技術分野

本発明は、所定の配列で配置された複数の画素を介して光学像を撮像し、画像信号を出力する固体撮像装置に関する。

背景技術

10     従来より、所定の配列で配置された複数の画素を介して光学像を撮像する固体撮像装置を備えた電子カメラが普及している。このような電子カメラには、ファインダ表示などを行う表示装置（例えば、液晶表示モニタなど）を備えたものがあり、固体撮像装置では、リリースボタンが押された時だけでなく、ファインダ表示が行われる時にも画像信号が生成される。

15     一般に、電子カメラに備えられている表示装置の画素数は、固体撮像装置の画素数に比べて少なく、固体撮像装置の全ての画素に対応する画像信号をそのままファインダ表示用に利用することはできない。

そのため、従来の電子カメラでは、固体撮像装置によって生成された全画素に対応する画像信号を所定の画像メモリに画像データとして一時的に記録し、その  
20     画像データに対して低解像度化を実現する画像処理を施すことによって、表示装置の画素数に適応する画像データを得ていた。このような低解像度化を実現する画像処理としては、例えば、画像メモリから表示装置の画素数に対応する画像データのみを読み出す処理や、複数の画素に対応する画像データを混合して1画素分の画像データとする処理などが挙げられる。

25     しかし、このような電子カメラでは、低解像度化を実現する画像処理に要する時間によって、固体撮像装置で撮像が行われてから表示装置の画素数に適応した画像データを得るまでにタイムラグが生じるため、リアルタイムでファインダ表示を行うことができないという問題があった。

また、従来の電子カメラには、上述したような低解像度化を実現する画像処理

によって画像圧縮を行うものがある。しかし、このような電子カメラでは、低解像度化を実現する画像処理に要する時間によって連続撮影の高速化が妨げられるという問題があった。

そこで、近年、これらの問題を解決するため、X-Yアドレス型固体撮像素子を備えた固体撮像装置内において、画像信号を読み出す過程で、低解像度化を実現する技術が提案されるようになった。

例えば、本出願人が出願した特開2000-4406号公報に開示された固体撮像装置によれば、行および列に沿ってマトリクス状に配置された複数の画素のうち、複数の列の画素から成る列グループを順次選択し、選択された列グループの中から選択回路によって所望の列を任意に選択することにより、間引き読み出しをすることが可能である。また、特開2000-4406号公報に開示された固体撮像装置によれば、複数の列グループを同時に選択し、選択された列グループの中から選択回路によって所望の複数の列を同時に選択することにより、複数の列の画像信号を合成して出力することも可能である。

すなわち、特開2000-4406号公報に開示された固体撮像装置では、低解像度化された画像信号を直接出力することができるので、このような固体撮像装置を備えた電子カメラでは、上述した問題が解消される。

しかし、このような固体撮像装置では、通常の画像信号の読み出し（低解像度化を伴わない画像信号の読み出し）の際に利用される構成の他に、低解像度化を実現するための特別な選択回路を別途設ける必要がある。また、このような選択回路には、多数の駆動信号を供給する必要がある。さらに、解像度の低下率を変更する場合には、選択回路の構成を変更したり、選択回路に供給する駆動信号の数を変更する必要がある。

## 25 発明の開示

本発明は、画像信号の読み出し時における低解像度化を簡単な構成により容易に実現することができる固体撮像装置を提供することを目的とする。

本発明の固体撮像装置は、画像信号を生成する複数の画素と、垂直方向に配置された前記複数の画素と接続される複数の垂直信号線と、前記複数の画素を行毎

に選択し、同一行に配置された各々の画素によって生成される画像信号を当該画素に接続された垂直信号線へ出力する垂直走査回路と、前記複数の垂直信号線の各々に設けられた複数の水平スイッチと、前記複数の垂直信号線に出力される画像信号が前記複数の水平スイッチを介して供給される水平信号線と、同時に選択  
5 する前記垂直信号線の数を示す $n$ の値（ $n$ は自然数）を設定する設定手段と、前記設定手段により設定される $n$ の値に基づいて、前記選択する垂直信号線を有効とする期間を設定し、該期間を示す列選択パルスを順次シフトしながら出力する水平走査回路と、前記水平スイッチと接続され、前記列選択パルスと、前記複数の水平スイッチの駆動のタイミングを定めるゲートパルスとを入力し、該ゲート  
10 パルスおよび該列選択パルスによって前記選択する垂直信号線に対応する水平スイッチを駆動する水平選択回路とを備えている。

本発明の固体撮像装置の別の態様としては、前記複数の画素は複数の色種のカラーフィルタの何れかが対応付けられ、入射光に応じて当該カラーフィルタの色種の画像信号を生成する複数の画素であっても良い。

15 本発明の固体撮像装置の別の態様としては、前記水平走査回路は、水平走査の時間間隔を規定するクロックパルスと、水平走査の1周期に1回の割合で発生され、かつ、パルス幅が該クロックパルスの $n$ 周期分（ $n$ は2以上の自然数）であって、水平走査の開始を規定するスタートパルスとを入力し、該クロックパルスと該スタートパルスとに基づく $n$ の値に応じた前記列選択パルスを、該クロック  
20 パルスに同期して順次シフトしながら出力し、前記ゲートパルスは、前記クロックパルスの $n$ 周期に1回の割合で発生され、前記スタートパルスに同期しているようにしても良い。

本発明の固体撮像装置の別の態様としては、前記複数の画素には、水平方向に、 $m$ 画素（ $m$ は2以上の自然数）ごとに同色のカラーフィルタが対応付けられてお  
25 り、前記水平走査回路は、水平走査の時間間隔を規定するクロックパルスと、該クロックパルスの（ $m \times h$ ）倍（ $h$ は自然数）の周期に1回の割合で合計 $n$ 回（ $n$ は2以上の自然数）発生され、水平走査の開始を規定するスタートパルスとを入力し、該クロックパルスと該スタートパルスとに基づく $n$ の値に応じた前記列選択パルスを、該クロックパルスに同期して順次シフトしながら出力し、前記ゲー

トパルスは、前記クロックパルスの $(m \times n \times h)$ 倍の周期に $(m \times h)$ 回の割合で発生され、前記スタートパルスに同期しているようにしても良い。

本発明の固体撮像装置の別の態様としては、前記ゲートパルスは、前記クロックパルスの $(m \times n \times h)$ 倍の周期に換えて、該クロックパルスの $\{m \times (n + k) \times h\}$ 倍（ $k$ は自然数）の周期に $(m \times h)$ 回の割合で発生され、前記スタートパルスに同期しているようにしても良い。

本発明の固体撮像装置の別の態様としては、前記ゲートパルスは、発生される期間が、前記スタートパルスに対して $p$ 行毎（ $p$ は自然数）に位相がずれているようにしても良い。

10 本発明の固体撮像装置の別の態様としては、前記水平選択回路は、前記垂直信号線と同数のアンド回路から成り、各々のアンド回路の一方の入力端には、前記水平走査回路から順次出力される列選択パルスが個別に入力され、他方の入力端には、前記ゲートパルスが入力されるようにしても良い。

本発明の固体撮像装置の別の態様としては、前記複数の垂直信号線の各々に対応付けられた水平スイッチと画素との間に設けられ、該画素によって生成されて当該垂直信号線に出力された画像信号を一時的に蓄える複数の蓄積回路を備えるようにしても良い。

本発明の固体撮像装置の別の態様としては、前記複数の色種のカラーフィルタは、赤、緑、青の3色のカラーフィルタであっても良い。

20 本発明の固体撮像装置の別の態様としては、前記複数の色種のカラーフィルタは、前記3色のカラーフィルタのうち、特定の1色のカラーフィルタと、他の2色のカラーフィルタとが市松模様状となる配列で配置されるようにしても良い。

本発明の固体撮像装置の別の態様としては、複数の色種のカラーフィルタの何れかが対応付けられ、入射光に応じて当該カラーフィルタの色種の画像信号を生成する複数の画素と、垂直方向に配置された前記複数の画素と接続される複数の垂直信号線であって、接続された画素をあわせると前記カラーフィルタの全ての色種に対応する画素が含まれるグループに分けられる複数の垂直信号線と、前記複数の画素を行毎に選択し、同一行に配置された各々の画素によって生成される画像信号を当該画素に接続された垂直信号線へ出力する垂直走査回路と、前記複

数の垂直信号線の各々に設けられた複数の水平スイッチと、前記グループに属する垂直信号線と同数設けられ、垂直信号線に出力される画像信号が、前記複数の水平スイッチを介して色別に供給される複数の水平信号線と、予め設定され、同時に選択する前記グループの数を示す $n$ の値（ $n$ は自然数）に応じて、前記選択するグループを有効とする期間を設定し、該期間を示す列選択パルスを順次シフトしながら出力する水平走査回路と、前記水平スイッチと接続され、前記列選択パルスと、前記複数の水平スイッチの駆動のタイミングを定めるゲートパルスとを入力し、該ゲートパルスおよび該列選択パルスによって前記選択するグループに属する垂直信号線に対応する水平スイッチを駆動する水平選択回路とを備えるようにしても良い。

本発明の固体撮像装置の別の態様としては、前記水平走査回路は、水平走査の時間間隔を規定するクロックパルスと、水平走査の1周期に1回の割合で発生され、かつ、パルス幅が該クロックパルスの $n$ 周期分であって、水平走査の開始を規定するスタートパルスとを入力し、該クロックパルスと該スタートパルスとに応じて設定される $n$ の値に応じて、前記選択するグループを有効とする期間を設定し、該クロックパルスに同期して前記列選択パルスを順次シフトしながら出力し、前記ゲートパルスは、前記クロックパルスの $n$ 周期に1回の割合で発生され、前記スタートパルスに同期しているようにしても良い。

本発明の固体撮像装置の別の態様としては、前記ゲートパルスは、前記クロックパルスの $n$ 周期に換えて、該クロックパルスの $(n+k)$ 周期（ $k$ は自然数）に1回の割合で発生され、前記スタートパルスに同期しているようにしても良い。

本発明の固体撮像装置の別の態様としては、前記ゲートパルスは、前記スタートパルスに対して、 $p$ 行毎（ $p$ は自然数）に位相がずれているようにしても良い。

本発明の固体撮像装置の別の態様としては、前記水平選択回路は、前記グループと同数のアンド回路から成り、各々のアンド回路の一方の入力端には、前記水平走査回路から順次出力される列選択パルスが個別に入力され、他方の入力端には、前記ゲートパルスが入力されるようにしても良い。

本発明の固体撮像装置の別の態様としては、前記複数の垂直信号線の各々に対応付けられた水平スイッチと画素との間に設けられ、該画素によって生成されて

当該垂直信号線に出力された画像信号を一時的に蓄える複数の蓄積回路を備えるようにしても良い。

本発明の固体撮像装置の別の態様としては、前記複数の色種のカラーフィルタは、赤、緑、青の3色のカラーフィルタであり、前記複数の垂直信号線は、前記  
5 3色のカラーフィルタのうち、特定の1色のカラーフィルタが対応付けられた画素に接続される垂直信号線と、他の2色のカラーフィルタが個別に対応付けられた画素に接続される垂直信号線とが属するグループに分けられ、前記複数の水平信号線は、前記特定の1色のカラーフィルタが対応付けられた画素によって生成された画像信号が供給される水平信号線と、前記他の2色のカラーフィルタが個  
10 別に対応付けられた画素によって生成された画像信号が交互に供給される水平信号線とから成るようにしても良い。

本発明の固体撮像装置の別の態様としては、前記複数の色種のカラーフィルタは、前記特定の1色のカラーフィルタと前記他の2色のカラーフィルタとが市松模様状となる配列で配置され、前記複数の垂直信号線は、前記複数の画素のうち  
15 隣り合う2列の画素の間に1つずつ配置され、該2列の画素に対して1行おきに交互に接続されるようにしても良い。

なお、本発明の更なる目的および特徴については、添付された図と以下の説明に記載される通りである。

## 20 図面の簡単な説明

- 図1は、本発明の実施形態にかかわる固体撮像装置の機能ブロック図である。
- 図2は、第1実施形態にかかわる固体撮像素子の概略構成を示す図である。
- 図3は、画素の構成例を示す図である。
- 図4は、水平走査にかかわるパルス群の波形の例を示す図である。
- 25 図5は、水平走査にかかわるパルス群の波形の例を示す図である。
- 図6は、水平走査にかかわるパルス群の波形の例を示す図である。
- 図7は、水平走査にかかわるパルス群の波形の例を示す図である。
- 図8は、混合される画素の位置を表す図である。
- 図9は、混合される画素の位置を表す図である。



図 1 0 は、水平走査にかかわるパルス群の波形の例を示す図である。

図 1 1 は、第 2 実施形態にかかわる固体撮像素子の概略構成を示す図である。

図 1 2 は、水平走査にかかわるパルス群の波形の例を示す図である。

図 1 3 は、水平走査にかかわるパルス群の波形の例を示す図である。

5 図 1 4 は、水平走査にかかわるパルス群の波形の例を示す図である。

図 1 5 は、混合される画素の位置を表す図である。

図 1 6 は、混合される画素の位置を表す図である。

図 1 7 は、固体撮像素子の他の構成例を示す図である。

## 10 発明を実施するための最良の形態

### 《第 1 の実施形態の説明》

以下、図面に基づいて、本発明の第 1 実施形態について詳細を説明する。

図 1 は、第 1 実施形態にかかわる固体撮像装置の機能ブロック図である。

15 図 1 において、固体撮像装置 1 は、固体撮像素子 1 0 とパルス発生器 5 0 とから構成される。

固体撮像素子 1 0 は、X-Y アドレス型固体撮像素子であり、固体撮像素子 1 0 には、R（赤），G（緑），B（青）の 3 色のカラーフィルタがベイヤ配列で配置されて成るカラーフィルタアレイ（図示省略）が設けられている。また、パルス発生器 5 0 は、ユーザの要求などに基づく解像度の低下率などに応じて、後述する各種パルスを生

20 成して固体撮像素子 1 0 内の各部に出力する。

図 2 は、第 1 実施形態にかかわる固体撮像素子 1 0 の概略構成を示す図である。

25 図 2 において、固体撮像素子 1 0 は、行および列に沿って 2 次元マトリクス状に配置された複数の画素 1 1 と、隣り合う 2 列の画素 1 1 の間に 1 つずつ配置された複数の垂直信号線 1 2 と、後述する各種パルスによって複数の画素 1 1 を行毎に駆動する垂直走査回路 1 3 と、同一行の複数の画素 1 1 に対して垂直走査回路 1 3 から出力される各種パルスを供給するための複数の信号線から成る複数の行信号線 1 4 と、各々の垂直信号線 1 2 に対応付けて設けられた複数の列バッファアンプ 1 5，複数の列クランプ容量 1 6，複数の列クランプスイッチ 1 7，複数の水平スイッチ 1 8 と、各々の水平スイッチ 1 8 に対して 1 つずつ設けられた

複数の水平選択用AND回路19と、水平選択用AND回路19を介して水平スイッチ18を駆動する水平走査回路20と、水平信号線21と、出力バッファアンプ22と、水平リセットトランジスタ23とを備えている。

図2において、各々の画素11には、上述したようなベイヤ配列で配置された3色のカラーフィルタの何れかが対応付けられている。以下、Gのカラーフィルタが対応付けられた画素11を「G画素11」と称し、Rのカラーフィルタが対応付けられた画素11を「R画素11」と称し、Bのカラーフィルタが対応付けられた画素11を「B画素11」と称する。

また、同一列に配置された複数の画素11は、対応する垂直信号線12に接続され、垂直信号線12は、列バッファアンプ15と列クランプ容量16と水平スイッチ18とを介して水平信号線21に接続される。列クランプ容量16と水平スイッチ18との間には、列クランプスイッチ17が接続され、列クランプスイッチ17のゲートには、パルス発生器50によって生成される列クランプパルスCが入力される。

なお、第1実施形態では、各々の垂直信号線12に対する列番号を図2の左から昇順に付与する。

また、図2において、1列目の垂直信号線12に対応付けて設けられた列クランプ容量16をCt1と表し、同様に設けられた水平スイッチ18をSH1と表す。また、2列目の垂直信号線12に対応付けて設けられた列クランプ容量16をCt2と表し、同様に設けられた水平スイッチ18をSH2と表す。

水平走査回路20には、後述する水平走査の時間間隔を規定する2相のクロックパルスClkH1、ClkH2と、水平走査の開始を規定するスタートパルスSTHとがパルス発生器50から入力される。水平走査回路20は、クロックパルスClkH1、ClkH2で駆動される水平シフトレジスタ（図示省略）を有し、後述するようにして、スタートパルスSTHの波形を順次走査し、各々の垂直信号線12を有効とすべき期間を示す列選択パルスH(i)を出力する。ここで、iは列番号を示す。

各々の水平選択用AND回路19の一方の入力端には、水平走査回路20から出力される列選択パルスH(i)が入力され、他方の入力端には、水平スイッチ

18の駆動のタイミングを定めるゲートパルスGHがパルス発生器50から入力される。また、各々の水平選択用AND回路19の出力端は、各々の垂直信号線12に対応付けて設けられた水平スイッチSH<sub>i</sub>のゲートに接続される。ただし、iは上述した列番号を示す。

- 5 水平信号線21の出力端には、出力バッファアンプ22が接続され、出力バッファアンプ22からは、出力信号SIG<sub>out</sub>が出力される。また、水平信号線21には、水平リセットトランジスタ23が接続される。

水平リセットトランジスタ23のゲートには、パルス発生器50によって生成される水平リセットパルスRSTHが入力される。

- 10 図3は、画素11の構成例を示す図である。

図3において、画素11は、入射光に応じた電荷を生成して蓄積するフォトダイオード111と、ソースフォロウ動作により上記電荷に応じた信号をソースから出力する接合型電界効果トランジスタ（以下、JFETという）から成る増幅部112と、上記電荷をフォトダイオード111から増幅部112のゲートへ転送する転送部（PchMOSトランジスタ）113と、増幅部112のゲートをリセットするリセット部（PchMOSトランジスタ）114とから構成される。

- 15 転送部113のゲートには、転送部ゲート線115が接続され、垂直走査回路13から出力される転送パルスTg<sub>j</sub>が入力される。ただし、jは2次元マトリクス状に配置された複数の画素11の行番号を示し、図2では、最も下の行から昇順に行番号が付与される。

リセット部114のゲートには、リセット部ゲート線116が接続され、垂直走査回路13から出力されるリセットパルスRST<sub>vj</sub>（jは行番号）が入力される。リセット部114のドレインには、リセットバイアス電圧を供給するリセットバイアス線117が接続される。

- 25 ここで、以降の説明を簡単にするために、図2および図3を参照し、j行目の画素11が選択された際の画素11内の各部、列バッファアンプ15、列クランプ容量16、列クランプスイッチ17の動作について説明する。

まず、図3において、画素11では、リセット部ゲート線116を介してリセット部114のゲートに入力されるリセットパルスRST<sub>vj</sub>がローレベル（オ

ンを示す) からハイレベル (オフを示す) に変化され、リセット部 1 1 4 がオフ  
されると、増幅部 1 1 2 のゲートは、リセットゲート線 1 1 6 とのカップリング  
容量を通じて読み出し電圧にバイアスされる。そのため、垂直信号線 1 2 には、  
暗信号が出力されることになる。なお、この暗信号は、増幅部 1 1 2 をリセット  
5 した際のノイズや、固定パターンノイズなどを含んだ信号である。

この時、図 2 に示す列クランプパルス C によって列クランプスイッチ 1 7 がオン  
されると、列クランプ容量 1 6 の水平スイッチ 1 8 側は基準電圧  $V_{ref}$  に固  
定され、列クランプ容量 1 6 には暗信号が蓄積されることになる。

次に、列クランプパルス C によって列クランプスイッチ 1 7 がオフされると、  
10 列クランプ容量 1 6 の水平スイッチ 1 8 側がフローティング状態となる。

この時、図 3 に示す転送部ゲート線 1 1 5 を介して転送部 1 1 3 のゲートに入  
力される転送パルス  $T_{gj}$  がハイレベル (オフを示す) からローレベル (オンを  
示す) に変化されると、フォトダイオード 1 1 1 に蓄積された電荷が増幅部 1 1  
2 のゲートへ転送される。その後、転送パルス  $T_{gj}$  をハイレベル (オフを示す)  
15 に戻し、増幅部 1 1 2 のゲートが安定してから、電荷が読み出される。

その結果、このような電荷に応じた感光信号 (有効な信号に暗信号が重畳され  
た信号に相当する) が列バッファアンプ 1 5 に供給され、既に暗信号が保持され  
ている列クランプ容量 1 6 には、感光信号から暗信号が除去された有効な信号 (以  
下、「有効信号  $V_{sig}$ 」と称する) が蓄えられることになる。

20 すなわち、固体撮像素子 1 0 では、列クランプ容量 1 6 を介してクランプ型 C  
D S (相関 2 重サンプリング) が実現されることになる。

以上説明したようにして列クランプ容量 1 6 に蓄えられる有効信号  $V_{sig}$  は、  
後述する水平走査の際に水平スイッチ 1 8 がオンされると、水平信号線 2 1 に供  
給される。すなわち、水平信号線 2 1 には、水平スイッチ  $S_{Hi}$  を介して画素 1  
25 1 からの有効信号  $V_{sig}$  が供給される。その結果、G 画素 1 1 と R 画素 1 1 と  
が交互に配置された行が駆動対象となった場合には、G 画素 1 1 からの有効信号  
 $V_{sig}$  と R 画素 1 1 からの有効信号  $V_{sig}$  とが交互に点順次に出力され、G  
画素 1 1 と B 画素 1 1 とが交互に配置された行が駆動対象となった場合には、G  
画素 1 1 からの有効信号  $V_{sig}$  と B 画素 1 1 からの有効信号  $V_{sig}$  とが交互

に点順次に出力される。

以下、第1実施形態における水平走査の動作について説明する。

図4ないし図7は、水平走査にかかわるパルス群の波形の例を示す図である。特に、図4は、低解像度化を伴わない水平走査を行う場合の例を示し、図5、図

5 6および図7は、低解像度化を伴う水平走査を行う場合の例を示している。

まず、図4を参照して、低解像度化を伴わない水平走査の動作について説明する。

#### 《図4を参照した説明》

図4において、スタートパルスS<sub>TH</sub>は、水平走査の1周期に1回の割合でハイレベルにされ、スタートパルスS<sub>TH</sub>のハイレベルの期間は、クロックパルスC<sub>1kH1</sub>、C<sub>1kH2</sub>の1周期分に相当し、C<sub>1kH1</sub>の立ち下がりエッジを1つ含むように設定されている。

このようなスタートパルスS<sub>TH</sub>が入力される水平走査回路20では、スタートパルスS<sub>TH</sub>がハイレベルの期間に、クロックパルスC<sub>1kH1</sub>の立ち下がりエッジが1回検出される。そのため、列選択パルスH(1)は、その後のクロックパルスC<sub>1kH2</sub>の立ち上がりエッジから次の立ち上がりエッジまでの期間にハイレベルに設定される。そして、このようなハイレベルの期間は1画素期間ずつ順次シフトされる。

したがって、水平走査回路20からは、図4に示すように、ハイレベルの期間が重複しない列選択パルスH(1)、H(2)、・・・が出力されることになる。

図4において、期間T0では、複数の列選択パルスH(i)のうち、列選択パルスH(1)のみがハイレベルにされている。すなわち、1列目の垂直信号線12が有効とされ、1列目の垂直信号線12に設けられた水平スイッチS<sub>H1</sub>が駆動の対象となることを意味する。

25 期間T0のうち、水平リセットパルスR<sub>STH</sub>のハイレベルの期間では、水平リセットトランジスタ23がオンするので、水平信号線21がリセットされる。また、ゲートパルスG<sub>H</sub>のハイレベルの期間では、水平選択用AND回路19を介してハイレベル(オンを示す)の信号が水平スイッチS<sub>H1</sub>のゲートに入力され、水平スイッチS<sub>H1</sub>がオンする。

そのため、1列目の垂直信号線12に接続された画素11からの有効信号Vsigが水平信号線21に供給される。

また、期間T1では、複数の列選択パルスH(i)のうち、列選択パルスH(2)のみがハイレベルにされている。すなわち、2列目の垂直信号線12が有効とされ、2列目の垂直信号線12に設けられた水平スイッチSH2が駆動の対象となることを意味する。

期間T1のうち、水平リセットパルスRSTHのハイレベルの期間では、期間T0と同様に、水平信号線21がリセットされる。また、ゲートパルスGHのハイレベルの期間では、水平選択用AND回路19を介してハイレベル（オンを示す）の信号が水平スイッチSH2のゲートに入力され、水平スイッチSH2がオンする。

そのため、2列目の垂直信号線12に接続された画素11からの有効信号Vsigが水平信号線21に供給される。

また、後続の期間でも同様にして、3列目以降の垂直信号線12が個別に有効とされ、有効とされた垂直信号線12に接続された画素11からの有効信号Vsigが水平信号線21に供給される。

したがって、図4に示したパルス群の波形による水平走査によれば、低解像度化を伴わない色別の画像信号が、出力信号SIG\_outとして、出力バッファアンプ22から出力されることになる。

以上説明したように、図2に示した構成の固体撮像素子10では、ハイレベルの期間がクロックパルスClkH1、ClkH2の1周期分に設定されたスタートパルスSTHが、水平走査回路20に入力されると、低解像度化を伴わない水平走査が実現される。

ここで、ハイレベルの期間がクロックパルスClkH1、ClkH2のn周期分に設定されたスタートパルスSTHを、水平走査回路20に入力する場合を考える。

このような場合、クロックパルスClkH1の立ち下がりエッジがn回検出されるため、列選択パルスH(1)のハイレベルの期間は、クロックパルスClkH2のn周期分に設定され、このようなハイレベルの期間は、1画素期間ずつ順

次シフトされる。

そのため、 $n$ が2以上の場合、 $n$ 個の列選択パルス（列選択パルス $H(i) \sim$ 列選択パルス $H(i+n-1)$ ）が同時にハイレベルとなる期間が生じ、このような期間では、 $n$ 本の垂直信号線12（ $i$ 列目 $\sim (i+n-1)$ 列目）が同時に有効とされる。

したがって、このような期間にのみゲートパルス $GH$ をハイレベルにすると（ゲートパルス $GH$ のハイレベルの期間をクロックパルス $ClkH2$ の $n$ 周期に1回の割合にすることに相当する）、水平選択用AND回路19を介して、 $n$ 本の垂直信号線12に設けられた複数の水平スイッチ18が同時にオンする。

10     その結果、 $n$ 個の画素11からの有効信号 $Vsig$ は混合されて水平信号線21に供給される。このように、 $n$ 個の画素11からの有効信号 $Vsig$ が混合されることを以下では「 $n$ 画素混合」と称する。

すなわち、図2に示した構成の固体撮像素子10では、スタートパルス $STH$ の波形を、ハイレベルの期間がクロックパルス $ClkH2$ の $n$ 周期分（ただし、 $n$ は2以上）となるような波形にすることにより、2本以上の垂直信号線12が同時に選択されて、2つ以上の画素11からの有効信号 $Vsig$ が混合されるので、低解像度化を伴う水平走査が実現される。

図5は、「 $n=2$ 」、つまり、2つの画素11からの有効信号 $Vsig$ の混合によって、低解像度化を伴う水平走査を実現するパルス群の波形の例を示していることになる。

ただし、図5では、水平リセットパルス $RSTH$ の波形の違いによって、水平信号線21に対して2種類のリセット方法を適用する例を示している。

以下、図5を参照して、2画素混合によって実現される低解像度化を伴う水平走査の動作について説明する。

#### 25     《図5を参照した説明》

まず、スタートパルス $STH$ のハイレベルの期間は、クロックパルス $ClkH1$ 、 $ClkH2$ の2周期分に相当し、 $ClkH1$ の立ち下がリエッジを2つ含むように設定されている。

したがって、列選択パルス $H(1)$ 、 $H(2)$ 、 $\dots$ のハイレベルの期間は、

クロックパルス  $ClkH2$  の 2 周期分に設定され、1 画素期間ずつ順次シフトされる。

期間  $T1$  では、2 つの列選択パルス  $H(1)$  ,  $H(2)$  が同時にハイレベルにされている。すなわち、1 列目および 2 列目の垂直信号線 1 2 が有効とされ、こ  
5 れらの垂直信号線 1 2 に設けられた水平スイッチ  $SH1$  ,  $SH2$  が駆動の対象となることを意味する。

期間  $T1$  のうち、水平リセットパルス  $RSTH$  のハイレベルの期間では、水平リセットトランジスタ 2 3 がオンするので、水平信号線 2 1 がリセットされる。また、ゲートパルス  $GH$  のハイレベルの期間では、水平選択用  $AND$  回路 1 9 を  
10 介してハイレベル（オンを示す）の信号が水平スイッチ  $SH1$  ,  $SH2$  のゲートに入力され、水平スイッチ  $SH1$  ,  $SH2$  が同時にオンする。

そのため、1 列目および 2 列目の垂直信号線 1 2 に接続された 2 つの画素 1 1 からの有効信号  $Vsig$  は、混合されて水平信号線 2 1 に供給される。

すなわち、1 列目および 2 列目の垂直信号線 1 2 に接続された 2 つの画素 1 1  
15 に対する 2 画素混合が行われることになる。

また、期間  $T2$  において、《リセット方法 1》では、水平リセットパルス  $RSTH$  が 1 画素期間毎にハイレベルにされ、水平リセットトランジスタ 2 3 がオンするので、水平信号線 2 1 がリセットされる。一方、《リセット方法 2》では、水平リセットパルス  $RSTH$  がハイレベルにされることがないため、水平信号線  
20 2 1 にはゲートパルス  $GH$  がハイレベルの期間に入力された信号が保持される。

さらに、期間  $T3$  では、期間  $T1$  と同様にして、3 列目の垂直信号線 1 2 および 4 列目の垂直信号線 1 2 に接続された 2 つの画素 1 1 について 2 画素混合が行われ、以降の期間でも同様に 2 画素混合が行われる。

したがって、図 5 に示したパルス群の波形による水平走査によれば、2 画素混合により低解像度化された画像信号が、出力信号  $SIG\_out$  として、出力バッファアンプ 2 2 から出力されることになる。  
25

しかしながら、図 5 の駆動においては水平方向に連続した 2 つの画素 1 1 からの有効信号  $Vsig$  が混合されるため、色を無視して混合される。例えば、図 2 に示した構成の固体撮像素子 1 0 では、G 画素 1 1 および R 画素 1 1（選択され



る行によっては、G画素11およびB画素11)からの有効信号Vsigが混合される。以下、複数のカラーフィルタが対応付けられた画素11からの有効信号Vsigが混合されることを、特に、「混色」と称する。

5 このように混色された画像信号は、輝度情報を得る場合や、輝度情報に基づく白黒の画像を得る場合に有効である。

しかし、カラー画像など、混色されていない色別の画像信号が必要な場合もある。色別に混合するにはカラーフィルタの水平方向の繰り返し周期をm画素(図2の配列の場合は $m=2$ )とし、n画素混合を行うとすると、スタートパルスSTHとゲートパルスGHとを以下のように設定すればよい。

10 すなわち、スタートパルスSTHについては、クロックパルスClkH1, ClkH2のm倍の周期に1画素分ハイレベルとなるパルスを含みn個入れ、ゲートパルスGHについては、クロックパルスClkH1, ClkH2の( $m \times n$ )倍の周期にm個のパルスを、特定画素を二度読みしない位相で入れる。

15 図6および図7は、「 $m=2$ 、 $n=2$ 」、つまり、カラーフィルタの水平方向の繰り返し周期が2画素であって、2画素混合による低解像度化を伴う水平走査を実現するパルス群の波形の例を示している。ただし、図6および図7では、水平リセットパルスRSTHの波形については、図5の《リセット方法1》に準拠している。

以下、図6および図7を参照して、色別の2画素混合によって実現される低解像度化を伴う水平走査の動作について説明する。

#### 《図6を参照した説明》

25 まず、図6を参照すると、スタートパルスSTHのハイレベルの期間は、クロックパルスClkH1, ClkH2の2周期に1回の割合で、ハイレベルになる期間を合計2回設けて、ClkH1の立ち下がりエッジを一つ飛びに2つ含むように設定されている。

したがって、列選択パルスH(1), H(2), ...のハイレベルの期間は、クロックパルスClkH2の4周期のうち2周期分に設定され、1画素期間ずつ順次シフトされる。

期間T0, T1では、それぞれ、1つの列選択パルスH(1), H(2)がハ

イレベルにされている。この期間はゲートパルスGHはローレベルのままとし、有効信号Vsigの出力は行わない。次に、期間T2では2つの列選択パルスH(1), H(3)がハイレベルにされている。すなわち、1列目および3列目の垂直信号線12が有効とされ、これらの垂直信号線12に設けられた水平スイッチSH1, SH3が駆動の対象となることを意味する。

期間T2のうち、水平リセットパルスRSTHのハイレベルの期間では、水平リセットトランジスタ23がオンするので、水平信号線21がリセットされる。また、ゲートパルスGHのハイレベルの期間では、水平選択用AND回路19を介してハイレベル(オンを示す)の信号が水平スイッチSH1, SH3のゲートに10 入力され、水平スイッチSH1, SH3が同時にオンする。

そのため、1列目および3列目の垂直信号線12にそれぞれ接続された2つの画素11からの有効信号Vsigは、混合されて水平信号線21に供給される。

すなわち、1列目の垂直信号線12および3列目の垂直信号線12に接続された2つの画素11について2画素混合が行われることになる。

15 このように、2画素混合の対象となる画素11には、同色のカラーフィルタが対応付けられているため、混色は起こらない。

さらに、後続の期間T3では、期間T2と同様にして、2列目の垂直信号線12および4列目の垂直信号線12に接続された同色の2つの画素11について2画素混合が行われる。

20 期間T4ではH(3), H(5)がハイレベルになっているが3列目の垂直信号線12はすでに出力されているので、ここではゲートパルスGHをローレベルのままとし、有効信号Vsigの出力は行わない。

期間T5も同様にH(4), H(6)がハイレベルになっているが4列目の垂直信号線12はすでに出力されているので、ここではゲートパルスGHをローレ  
25 ベルのままとし、有効信号Vsigの出力は行わない。

このようにゲートパルスGHを設定することにより、二度読みしないで、画素混合を行うことができる。

期間T6では期間T2と同様にゲートパルスGHがハイレベルとなり、5列目の垂直信号線12および7列目の垂直信号線12に接続された2つの画素11が

2画素混合されて出力される。期間T7では同じく、6列目の垂直信号線12および8列目の垂直信号線12に接続された2つの画素11が2画素混合されて出力される。

したがって、図6に示したパルス群の波形による水平走査によれば、1画素お  
5 きに色別の2画素混合により低解像度化された画像信号が、出力信号SIG<sub>out</sub>として、出力バッファアンプ22から出力されることになる。

つまり、ゲートパルスGHがハイレベルとなる期間を、クロックパルスClkH1, ClkH2の(m×n)倍の周期にm期間設け、他をローレベルとすることにより、二度読みのない低解像度化された画像信号を得ることができる。

10 上述したような2画素混合を、複数の行に対して行くと、各々の行で混合される画素11の位置は、図8のように表すことができる。

ただし、図8では、楕円で囲まれた2つの画素11からの有効信号Vsigが混合されるものとし、図8(1)では、G画素11に着目した場合を示し、図8(2)では、R画素11およびB画素11に着目した場合を示している。また、  
15 図8では、混合される2つの画素11の中心位置(以下、「混合中心」と称する)を黒丸によって示している。

図8によれば、各々の行における混合中心が4画素ピッチで対応付けられており、水平方向の低解像度化が実現されていることが分かる。

《図7を参照した説明》

20 次に、図7を参照すると、j行目および(j+1)行目におけるパルス群の波形は、図6と同様であり(ただし、水平リセットパルスRSTHの波形については、図5の《リセット方法1》に準拠している。)、ゲートパルスGHは、スタートパルスSTHに対して同位相である。

そのため、j行目および(j+1)行目では、図6に示したパルス群の波形による色別の2画素混合と同様にして、1列目の垂直信号線12および3列目の垂直信号線12に接続された2つの画素11について2画素混合が行われ、引き続き、2列目の垂直信号線12および4列目の垂直信号線12に接続された2つの画素11について2画素混合が行われる。

一方、(j+2)行目および(j+3)行目におけるゲートパルスGHは、ス

タートパルス S T H に対して同位相であるが、 $j$  行目や  $(j + 1)$  行目におけるゲートパルス G H と比べて、スタートパルス S T H に対する位相が逆相となっている（図 6 のゲートパルス G H の休止期間の中央でゲートパルス G H がハイレベルに設定されている）。

- 5       したがって、 $(j + 2)$  行目および  $(j + 3)$  行目において、列選択パルス H (1) がハイレベルにされる期間 T 0 のうち、ゲートパルス G H のハイレベルの期間では、水平選択用 A N D 回路 1 9 を介してハイレベル（オンを示す）の信号が水平スイッチ S H 1 のゲートに入力され、水平スイッチ S H 1 がオンする。そのため、1 列目の垂直信号線 1 2 に接続された画素 1 1 からの有効信号 V s i g  
10      が水平信号線 2 1 に供給される。

- そして、列選択パルス H (2) がハイレベルにされる期間 T 1 のうち、ゲートパルス G H のハイレベルの期間では、期間 T 0 と同様に、水平選択用 A N D 回路 1 9 を介してハイレベル（オンを示す）の信号が水平スイッチ S H 2 のゲートに入力され、水平スイッチ S H 2 がオンする。そのため、2 列目の垂直信号線 1 2  
15      に接続された画素 1 1 からの有効信号 V s i g が水平信号線 2 1 に供給される。

- また、2 つの列選択パルス H (3) , H (5) が同時にハイレベルにされる期間 T 4 のうち、ゲートパルス G H のハイレベルの期間では、水平選択用 A N D 回路 1 9 を介してハイレベル（オンを示す）の信号が水平スイッチ S H 3 , S H 5 のゲートに入力され、水平スイッチ S H 3 , S H 5 が同時にオンする。そのため、  
20      3 列目の垂直信号線 1 2 および 5 列目の垂直信号線 1 2 に接続された 2 つの画素 1 1 について 2 画素混合が行われる。

          そして、引き続き、4 列目の垂直信号線 1 2 および 6 列目の垂直信号線 1 2 に接続された 2 つの画素 1 1 について 2 画素混合が行われることになる。

- したがって、図 7 に示したパルス群の波形による 2 画素混合によれば、各々の  
25      行で混合される画素 1 1 の位置は、図 9 のように表すことができる。

          図 9 では、図 8 と同様に各々の行における混合中心が 4 画素ピッチで対応付けられており、水平方向の低解像度化が実現されていることが分かる。また、図 9 では、混合中心が欠落する列はなく、4 つの行を 1 つの単位とすると、全ての列に混合中心が対応付けられることが分かる。そのため、図 7 に示したパルス群の

波形による2画素混合では、混合中心の欠落によって発生する画質の劣化が抑制される。

ここまで、図6から図9を参照して、色別の画素混合による低解像度化を伴う水平走査について説明したが、さらに、間引きを伴う水平走査について、図10を参照して説明する。

#### 《図10を参照した説明》

図10には、クロックパルス $ClkH1$ 、 $ClkH2$ 、スタートパルス $STH$ 、列選択パルス $H(i)$ 、およびリセットパルス $RSTH$ の波形が示されると共に、 $k=1$ および $k=2$ の場合のゲートパルス $GH$ の波形と出力信号 $SIG\_out$ とがそれぞれ示されている。ここで、 $k$ とは、間引きの程度を示す値であり、 $k$ は自然数である。

まず、 $k=1$ の場合について説明する。 $k=1$ とは、具体的には、ゲートパルス $GH$ がハイレベルにされる期間を1回分間引くことを示す。

図10を参照すると、スタートパルス $STH$ のハイレベルの期間は、クロックパルス $ClkH1$ 、 $ClkH2$ の4周期に1回の割合で、ハイレベルになる期間を合計2回設けて、 $ClkH1$ の立ち下がりエッジを三つ飛びに2つ含むように設定されている。

したがって、列選択パルス $H(1)$ 、 $H(2)$ 、...のハイレベルの期間は、クロックパルス $ClkH2$ の8周期のうち4周期分に設定され、1画素期間ずつ順次シフトされる。

期間 $T0$ 、 $T1$ 、 $T2$ 、 $T3$ では、それぞれ、1つの列選択パルス $H(1)$ 、 $H(2)$ 、 $H(3)$ 、 $H(4)$ がハイレベルにされている。この期間はゲートパルス $GH$ はローレベルのままとし、有効信号 $Vsig$ の出力は行わない。期間 $T4$ では2つの列選択パルス $H(1)$ 、 $H(5)$ がハイレベルにされている。すなわち、1列目および5列目の垂直信号線12が有効とされ、これらの垂直信号線12に設けられた水平スイッチ $SH1$ 、 $SH5$ が駆動の対象となることを意味する。

期間 $T4$ のうち、水平リセットパルス $RSTH$ のハイレベルの期間では、水平リセットトランジスタ23がオンするので、水平信号線21がリセットされる。

また、ゲートパルスGHのハイレベルの期間では、水平選択用AND回路19を介してハイレベル（オンを示す）の信号が水平スイッチSH1，SH5のゲートに入力され、水平スイッチSH1，SH5が同時にオンする。

そのため、1列目および5列目の垂直信号線12にそれぞれ接続された2つの画素11からの有効信号Vsigは、混合されて水平信号線21に供給される。

すなわち、1列目の垂直信号線12および5列目の垂直信号線12に接続された2つの画素11について2画素混合が行われることになる。

ここで、カラーフィルタの水平方向の繰り返し周期は2画素であるため、2画素混合の対象となる画素11には、同色のカラーフィルタが対応付けられていることになり、混色は起こらない。

さらに、後続の期間T5では、期間T4と同様にして、2列目の垂直信号線12および6列目の垂直信号線12に接続された同色の2つの画素11について2画素混合が行われる。

期間T6ではH(3)，H(7)がハイレベルになっているが間引きを行うため、ここではゲートパルスGHをローレベルのままとし、有効信号Vsigの出力は行わない。

期間T7もH(4)，H(8)がハイレベルになっているが間引きを行うため、ここではゲートパルスGHをローレベルのままとし、有効信号Vsigの出力は行わない。

期間T8ではH(5)，H(9)がハイレベルになっているが5列目の垂直信号線12はすでに出力されているので、ここではゲートパルスGHをローレベルのままとし、有効信号Vsigの出力は行わない。

期間T9も同様にH(6)，H(10)がハイレベルになっているが6列目の垂直信号線12はすでに出力されているので、ここではゲートパルスGHをローレベルのままとし、有効信号Vsigの出力は行わない。

期間T10では期間T4と同様にゲートパルスGHがハイレベルとなり、7列目の垂直信号線12および11列目の垂直信号線12に接続された同色の2つの画素11について2画素混合が行われる。期間T11では同じく、8列目の垂直信号線12および12列目の垂直信号線12に接続された同色の2つの画素11

について2画素混合が行われる。

ここまで説明したように、ゲートパルスGHは、二度読みしないように、かつ、1回間引きを行うようにハイレベルにされ、そのほかの期間ではローレベルにされる。ただし、ゲートパルスGHは2個ずつ連続してハイレベルにされるため、

- 5 1回の間引きにより2個のゲートパルスGHが間引かれることになる（前述した例では、期間T6および期間T7のゲートパルスGHが間引かれる）。

なお、図10では、 $k=1$ の場合に、ゲートパルスGHが、期間T4、T5、T10、T11でハイレベルにされる例を示したが、ハイレベルにされる期間は別の組み合わせ（例えば、期間T5、T6、T11、T12など）であっても良

10 い。

次に、 $k=2$ の場合について説明する。 $k=2$ とは、具体的には、ゲートパルスGHがハイレベルにされる期間を2回分間引くことを示す。ただし、スタートパルスSTHおよび列選択パルスH(1)、H(2)、...の波形は $k=2$ の場合と同様であるため説明を省略する。

- 15 期間T0から期間T10までは、 $k=1$ の場合と同様であり、期間T4および期間T5で2画素混合が行われる。

期間T10ではH(7)、H(11)がハイレベルになっているが間引きを行うため、ここではゲートパルスGHをローレベルのままとし、有効信号Vsigの出力は行わない。

- 20 期間T11もH(8)、H(12)がハイレベルになっているが間引きを行うため、ここではゲートパルスGHをローレベルのままとし、有効信号Vsigの出力は行わない。

- 25 期間T12では期間T4と同様にゲートパルスGHがハイレベルとなり、9列目の垂直信号線12および13列目の垂直信号線12に接続された同色の2つの画素11について2画素混合が行われる。期間T13では同じく、10列目の垂直信号線12および14列目の垂直信号線12に接続された同色の2つの画素11について2画素混合が行われる。

ここまで説明したように、ゲートパルスGHは、二度読みしないように、かつ、2回間引きを行うようにハイレベルにされ、そのほかの期間ではローレベルにさ

れる。

5     なお、図10では、 $k=2$ の場合に、ゲートパルスGHが、期間T4, T5, T12, T13でハイレベルにされる例を示したが、ハイレベルにされる期間は別の組み合わせ（例えば、期間T5, T6, T13, T14など）であっても良い。

10     したがって、図10に示したパルス群の波形による水平走査によれば、カラーフィルタの水平方向の繰り返し周期 $m$ （図10では、 $m=2$ ）の2倍の周期にある画素11同士の2画素混合と、間引きとにより低解像度化された画像信号が、出力信号SIG<sub>out</sub>として、出力バッファアンプ22から出力されることになる。

15     ここまで説明したように、カラーフィルタの水平方向の繰り返し周期が $m$ 画素であって、その繰り返し周期の $h$ 倍（ただし、 $h$ は自然数）の周期にある画素同士の2画素混合を行い、かつ、ゲートパルスGHがハイレベルにされる期間を $k$ 回分間引くためには、ゲートパルスGHがハイレベルとなる期間を、クロックパルスClkH1, ClkH2の $\{m \times (2+k) \times h\}$ 倍の周期に $(m \times h)$ 期間設け、他をローレベルとすれば良い。このようにゲートパルスGHを設定することにより、二度読みがなく、2画素混合と間引きとにより低解像度化された画像信号を得ることができる。

20     以上説明したように、第1実施形態によれば、スタートパルスSTHについては、クロックパルスClkH1, ClkH2の $(m \times h)$ 倍の周期に1画素分ハイレベルとなるパルスを合計 $n$ 回入れ、ゲートパルスGHについては、クロックパルスClkH1, ClkH2の $\{m \times (n+k) \times h\}$ 倍の周期に $(m \times h)$ 回の割合で1画素分ハイレベルとなるパルスを、特定画素を二度読みしない位相で入れることにより、二度読みがなく、 $n$ 画素混合と間引きとにより低解像度化された色別の画像信号を得ることができる。

特に、図7で説明したように、ゲートパルスGHの位相をスタートパルスSTHに対して複数行毎にずらす場合には、低解像度化の際の画質の劣化を抑制することができる。

ここで、第1実施形態において、出力バッファアンプ22から出力される出力



信号SIG\_outの信号量を考える。

例えば、各々の画素11からの有効信号をVsig(i)とし、各々の列クラ  
ンプ容量16をCt(i)とし、水平信号線21の浮遊容量をChとすると、出  
力バッファアンプ22の各々から出力される信号量Sig\_outは、式1によ  
5 って算出される。

$$\text{Sig\_out} = \frac{\sum_{i=1}^n \text{Ct}_i \cdot \text{Vsig}_i}{\text{Ch} + \sum_{i=1}^n \text{Ct}_i} + \text{Vref} \quad \cdots \text{式1}$$

すなわち、出力バッファアンプ22からは、Ct(i)とChとが相加分配(相  
加平均)された信号が出力されることになる。

式1において、「n=1」とする場合(低解像度化を伴わない水平走査が行わ  
10 れたことに相当する)、信号量Sig\_outは、式2によって算出されること  
になる。ただし、式2では、Vrefを省略する。

$$\text{Sig\_out} = \text{Ct}(1) \cdot \text{Vsig}(1) / (\text{Ch} + \text{Ct}(1)) \quad \cdots \text{式2}$$

また、式1において、「n=2」とする場合(2画素混合により低解像度化を  
15 伴う水平走査が行われたことに相当する)、信号量Sig\_outは、式3によ  
って算出されることになる。ただし、式3では、Vrefを省略する。

$$\text{Sig\_out} = \text{Ct}(1) \cdot \text{Vsig}(1) + \text{Ct}(2) \cdot \text{Vsig}(2) / (\text{Ch} + \text{Ct}(1) + \text{Ct}(2)) \quad \cdots \text{式3}$$

仮に、Ct(i) ≡ Chとし、一様被写体(Vsig(i)が一定になること  
20 に相当する)が撮像されたとすると、式3によって算出される信号量は、式2に  
よって算出される信号量の約1.3倍となる。

以上説明したように、第1実施形態によって実現される低解像度化を伴う水平  
走査によれば、低解像度化を伴わない水平走査よりも、感度の高い画像信号を出  
力することができる。

25 また、第1実施形態によれば、ゲートパルスGHがハイレベルにされる期間を  
間引く回数kの値を増減することにより、間引きの程度を容易に変更することが

できる。

また、第1実施形態によれば、カラーフィルタの水平方向の繰り返し周期の何倍の周期にある画素11からの有効信号Vsigを混合するかを示すhの値を増減することにより、どの程度離れた位置の同色の画素11からの有効信号Vsigを混合するのかを容易に変更することができる。

なお、第1実施形態では、「 $n=2$ 」として、2画素混合によって低解像度化を伴う水平走査の説明を行ったが、 $n$ が他の値であっても同様にして低解像度化を伴う水平走査が実現でき、 $n$ の値を増減することによって、解像度の低下率を容易に変更することができる。さらに、前述したhの値の増減と組み合わせることによって解像度の低下率をより詳細に変更することができる。

また、第1実施形態では、図10を参照した説明において、カラーフィルタの水平方向の繰り返し周期の何倍の周期にある画素11からの有効信号Vsigを混合するかを示すhの値を2とした上で、kの値を変更する例を示したが、hの値が1である場合（図6から図9参照）にも、kの値を変更することにより間引きの程度を容易に変更することができる。

また、第1実施形態では、3色のカラーフィルタがベイヤ配列で配置されている例を示した。そのため、カラーフィルタの水平方向の繰り返し周期 $m$ は2画素である。しかし、第1実施形態による低解像度化を伴う色別の水平走査は、3色カラーフィルタが公知のストライプ配列やデルタ配列で配置されている場合であっても、カラーフィルタの水平方向の繰り返し周期 $m$ を変更して適用したり、前述したhの値を変更して適用することによって同様に実現できる。

#### 《第2の実施形態の説明》

以下、図面に基づいて、本発明の第2実施形態について詳細を説明する。

第2実施形態にかかわる固体撮像装置は、第1実施形態の図1で示した固体撮像装置1において、固体撮像素子10の内部構成のみが異なるものである。したがって、固体撮像装置の図示および説明は省略し、以下では、第1実施形態と同様の符号を用いて説明を行う。

図11は、第2実施形態の固体撮像素子10の概略構成を示す図である。

図11で示された固体撮像素子10と第1実施形態の図2で示した固体撮像素

子10との大きな相違は、出力信号が色別に2CHで出力されることである。なお、各構成要素については、第1実施形態と同様であるため、以下、図1と同様の符号を用いて説明する。

図11において、固体撮像素子10は、行および列に沿って2次元マトリクス状に配置された複数の画素11と、隣り合う2列の画素11の間に1つずつ配置された複数の垂直信号線12と、後述する各種パルスによって複数の画素11を行毎に駆動する垂直走査回路13と、同一行の複数の画素11に対して垂直走査回路13から出力される各種パルスを供給するための複数の信号線から成る複数の行信号線14と、各々の垂直信号線12に対応付けて設けられた複数の列バッファアンプ15、複数の列クランプ容量16、複数の列クランプスイッチ17、複数の水平スイッチ18と、隣り合う2つの水平スイッチ18に対して1つずつ設けられた複数の水平選択用AND回路19と、水平選択用AND回路19を介して水平スイッチ18を駆動する水平走査回路20と、2つの水平信号線21a、21bと、2つの出力バッファアンプ22a、22bと、2つの水平リセットトランジスタ23a、23bとを備えている。

図11において、各々の画素11には、上述したようなベイヤ配列で配置された3色のカラーフィルタの何れかが対応付けられている。また、各々の垂直信号線12には、隣り合う2列の画素11が1行おきに交互に接続されている。

すなわち、R、G、Bの3色のカラーフィルタが、図11に示すような順序で、各々の画素11に対応付けられている場合、左から数えて奇数番目の垂直信号線12には、Gのカラーフィルタが対応付けられた画素11が接続され、偶数番目の垂直信号線12には、Rのカラーフィルタが対応付けられた画素11とBのカラーフィルタが対応付けられた画素11とが接続されることになる。

以下、第1実施形態と同様に、Gのカラーフィルタが対応付けられた画素11を「G画素11」と称し、Rのカラーフィルタが対応付けられた画素11を「R画素11」と称し、Bのカラーフィルタが対応付けられた画素11を「B画素11」と称する。また、G画素11が接続された垂直信号線12を「G垂直信号線12」と称し、R画素11とB画素11とが接続された垂直信号線12を「RB垂直信号線12」と称する。

G垂直信号線12は、列バッファアンプ15と列クランプ容量16と水平スイッチ18とを介して水平信号線21aに接続され、RB垂直信号線12は、列バッファアンプ15と列クランプ容量16と水平スイッチ18とを介して水平信号線21bに接続される。また、列クランプ容量16と水平スイッチ18との間には、列クランプスイッチ17が接続され、列クランプスイッチ17のゲートには、パルス発生器50によって生成される列クランプパルスCが入力される。

第2実施形態では、隣接するG垂直信号線12とRB垂直信号線12とを1単位としてグループ分けする。そのため、同一のグループに属する2つの垂直信号線12に接続された画素11をあわせると、カラーフィルタの全ての色種(R, G, B)に対応する画素11(G画素11、R画素11、B画素11)が含まれることになる。

なお、第2実施形態では、各々のグループの番号を図11の左から昇順に付与する。

また、図11において、1番目のグループに属するG垂直信号線12、RB垂直信号線12に対応付けて設けられた列クランプ容量16をCtg1、Ctrb1と表し、同様に設けられた水平スイッチ18をSHg1、SHrb1と表す。また、2番目のグループに属するG垂直信号線12、RB垂直信号線12に対応付けて設けられた列クランプ容量16をCtg2、Ctrb2と表し、同様に設けられた水平スイッチ18をSHg2、SHrb2と表す。

水平走査回路20には、後述する水平走査の時間間隔を規定する2相のクロックパルスClkH1、ClkH2と、水平走査の開始を規定するスタートパルスSTHとがパルス発生器50から入力される。水平走査回路20は、クロックパルスClkH1、ClkH2で駆動される水平シフトレジスタ(図示省略)を有し、後述するようにして、スタートパルスSTHの波形を順次走査し、各々のグループを有効とすべき期間を示す列選択パルスH(i)を出力する。ここで、iはグループの番号を示す。

各々の水平選択用AND回路19の一方の入力端には、水平走査回路20から出力される列選択パルスH(i)が入力され、他方の入力端には、水平スイッチ18の駆動のタイミングを定めるゲートパルスGHがパルス発生器50から入力

される。また、各々の水平選択用AND回路19の出力端は、同一のグループに属するG垂直信号線12，RB垂直信号線に対応付けて設けられた水平スイッチSHgi，SHrbiのゲートに接続される。ただし、iは上述したグループの番号を示す。

- 5 水平信号線21aの出力端には、出力バッファアンプ22aが接続され、出力バッファアンプ22aからは、出力信号SIG\_out1が出力される。水平信号線21bの出力端には、出力バッファアンプ22bが接続され、出力バッファアンプ22bからは、出力信号SIG\_out2が出力される。また、水平信号線21aには、水平リセットトランジスタ23aが接続され、水平信号線21b
- 10 には、水平リセットトランジスタ23bが接続される。

2つの水平リセットトランジスタ23a，23bのゲートには、パルス発生器50によって生成される水平リセットパルスRSTHが入力される。

- 画素11の構成例は第1実施形態の図3と同様である。すなわち、転送部113のゲートには、転送部ゲート線115が接続され、垂直走査回路13から出力
- 15 される転送パルスTgjが入力される。ただし、jは2次元マトリクス状に配置された複数の画素11の行番号を示し、図2では、最も下の行から昇順に行番号が付与される。

その他、固体撮像素子10の基本動作は第1実施形態の図2の固体撮像素子10と同様であるが、第2実施形態では上記の2グループが同時に選択走査される。

- 20 以下、第2実施形態における水平走査の動作について説明する。

図12ないし図14は、水平走査にかかわるパルス群の波形の例を示す図である。特に、図12は、低解像度化を伴わない水平走査を行う場合の例を示し、図13および図14は、低解像度化を伴う水平走査を行う場合の例を示している。

- まず、図12を参照して、低解像度化を伴わない水平走査の動作について説明
- 25 する。

《図12を参照した説明》

図12において、スタートパルスSTHは、水平走査の1周期に1回の割合でハイレベルにされ、スタートパルスSTHのハイレベルの期間は、クロックパルスClkH1，ClkH2の1周期分に相当し、ClkH1の立ち下がりエッジ

ートパルスGHのハイレベルの期間をクロックパルスCLKH2のn周期に1回の割合にすることに相当する)、水平選択用AND回路19を介して、n個のグループに属するG垂直信号線12、RB垂直信号線12に設けられた複数の水平スイッチ18が同時にオンする。

- 5     その結果、n個のG画素11からの有効信号Vsigは混合されて水平信号線21aに供給され、n個のR画素11（選択される行によっては、B画素11）からの有効信号Vsigも混合されて水平信号線21bに供給される。

すなわち、図11に示した構成の固体撮像素子10では、クロックパルスCLKH2およびスタートパルスSTHの波形をnが2以上となるような波形にすることにより、2つ以上のグループが同時に選択されて、2つ以上の画素11からの有効信号Vsigが色別に混合されるので、低解像度化を伴う水平走査が実現される。

図13および図14は、「n=2」、つまり、2つの画素11からの有効信号Vsigの混合（以下、「2画素混合」と称する）によって、低解像度化を伴う水平走査を実現するパルス群の波形の例を示していることになる。

ただし、図13では、水平リセットパルスRSTHの波形の違いによって、水平信号線21a、21bに対して2種類のリセット方法を適用する例を示している。また、図13では、図14に示したパルス群のうち、ゲートパルスGHの位相をスタートパルスSTHに対して2行毎にずらした例を示している。

- 20     以下、図13および図14を参照して、2画素混合によって実現される低解像度化を伴う水平走査の動作について説明する。

#### 《図13参照した説明》

まず、図13を参照すると、スタートパルスSTHのハイレベルの期間は、クロックパルスCLKH1、CLKH2の2周期分に相当し、CLKH1の立ち下がりエッジを2つ含むように設定されている。

したがって、列選択パルスH(1)、H(2)、・・・のハイレベルの期間は、クロックパルスCLKH2の2周期分に設定され、1画素期間ずつ順次シフトされる。

期間T1では、2つの列選択パルスH(1)、H(2)が同時にハイレベルに

されている。すなわち、1番目および2番目のグループが有効とされ、これらの2つのグループに属するG垂直信号線12, RB垂直信号線12に設けられた水平スイッチSHg1, SHg2, SHrb1, SHrb2が駆動の対象となることを意味する。

- 5 期間T1のうち、水平リセットパルスRSTHのハイレベルの期間では、水平リセットトランジスタ23a, 23bがオンするので、水平信号線21a, 21bがリセットされる。また、ゲートパルスGHのハイレベルの期間では、水平選択用AND回路19を介してハイレベル（オンを示す）の信号が水平スイッチSHg1, SHg2, SHrb1, SHrb2のゲートに入力され、水平スイッチ
- 10 SHg1, SHg2, SHrb1, SHrb2が同時にオンする。

- そのため、1番目および2番目のグループに個別に対応する2つのG画素11からの有効信号Vsigは、混合されて水平信号線21aに供給されると共に、1番目および2番目のグループに個別に対応する2つのR画素11（選択される行によっては、B画素11）からの有効信号Vsigも、混合されて水平信号線
- 15 21bに供給される。

すなわち、1番目および2番目のグループに対する2画素混合が行われることになる。

- また、期間T2において、《リセット方法1》では、水平リセットパルスRSTHが1画素期間毎にハイレベルにされ、水平リセットトランジスタ23a, 23bがオンするので、水平信号線21a, 21bがリセットされる。一方、《リ
- 20 セット方法2》では、水平リセットパルスRSTHがハイレベルにされないため、水平信号線21a, 21bにはゲートパルスGHがハイレベルの期間に入力された信号が保持される。

- さらに、後続の期間では、期間T1と同様にして、3番目および4番目のグループ
- 25 に対する2画素混合が行われる。

したがって、図13に示したパルス群の波形による水平走査によれば、2画素混合により低解像度化された色別の画像信号が、出力信号SIG\_\_out1, SIG\_\_out2として、出力バッファアンプ22a, 22bから出力されることになる。

上述したような2画素混合を、複数の行に対して行くと、各々の行で混合される画素11の位置は、図15のように表すことができる。

ただし、図15では、楕円で囲まれた2つの画素11からの有効信号Vsigが混合されるものとし、図15(1)では、G画素11に着目した場合を示し、  
5 G垂直信号線12を実線で示し、RB垂直信号線12を波線で示しており、図7(2)では、R画素11およびB画素11に着目した場合を示し、RB垂直信号線12を実線で示し、G垂直信号線12を波線で示している。また、図15は、混合される2つの画素11の中心位置(以下、「混合中心」と称する)を黒丸によって示している。

10 図15よれば、各々の行における混合中心が4画素ピッチで対応付けられており、水平方向の低解像度化が実現されていることが分かる。

#### 《図14を参照した説明》

次に、図14を参照すると、j行目および(j+1)行目におけるパルス群の波形は、図13と同様であり(ただし、水平リセットパルスRSTHの波形につ  
15 いては、図13の《リセット方法1》に準拠している。)、ゲートパルスGHは、スタートパルスSTHに対して同位相である。

そのため、j行目および(j+1)行目では、図13に示したパルス群の波形による2画素混合と同様にして、1番目および2番目のグループに対する2画素混合が行われ、引き続き、3番目および4番目のグループに対する2画素混合が  
20 行われる。

一方、(j+2)行目および(j+3)行目におけるゲートパルスGHは、スタートパルスSTHに対して同位相であるが、j行目や(j+1)行目におけるゲートパルスGHと比べて、スタートパルスSTHに対する位相が1画素期間分だけ遅れている。

25 したがって、(j+2)行目および(j+3)行目において、列選択パルスH(1)がハイレベルにされる期間T0のうち、ゲートパルスGHのハイレベルの期間では、水平選択用AND回路19を介してハイレベル(オンを示す)の信号が水平スイッチSHg1, SHrb1のゲートに入力され、水平スイッチSHg1, SHrb1がオンする。そのため、1番目のグループに対応するG画素11



からの有効信号  $V_{sig}$  が水平信号線 21a に供給され、1 番目のグループに対応する R 画素 11（選択される行によっては、B 画素 11）からの有効信号  $V_{sig}$  が水平信号線 21b に供給される。

また、2つの列選択パルス  $H(2)$ 、 $H(3)$  が同時にハイレベルにされる期間  $T_2$  のうち、ゲートパルス  $GH$  のハイレベルの期間では、水平選択用 AND 回路 19 を介してハイレベル（オンを示す）の信号が水平スイッチ  $SH_{g2}$ 、 $SH_{g3}$ 、 $SH_{rb2}$ 、 $SH_{rb3}$  のゲートに入力され、水平スイッチ  $SH_{g2}$ 、 $SH_{g3}$ 、 $SH_{rb2}$ 、 $SH_{rb3}$  が同時にオンする。そのため、2 番目および 3 番目のグループに個別に対応する 2つの G 画素 11 からの有効信号  $V_{sig}$  は、  
5 混合されて水平信号線 21a に供給されると共に、2 番目および 3 番目のグループに個別に対応する 2つの R 画素 11（選択される行によっては、B 画素 11）からの有効信号  $V_{sig}$  は、混合されて水平信号線 21b に供給される。

すなわち、 $(j+2)$  行目および  $(j+3)$  行目では、2 番目および 3 番目のグループに対する 2 画素混合が行われることになり、引き続き、4 番目および 5 番目のグループに対する 2 画素混合が行われることになる。

したがって、図 14 に示したパルス群の波形による 2 画素混合によれば、各々の行で混合される画素 11 の位置は、図 16 のように表すことができる。

図 16 は、図 15 と同様に各々の行における混合中心が 4 画素ピッチで対応付けられており、水平方向の低解像度化が実現されていることが分かる。また、図 16 では、混合中心が欠落する列はなく、4つの行を 1つの単位とすると、全ての列に混合中心が対応付けられることが分かる。そのため、図 16 に示したパルス群の波形による 2 画素混合では、混合中心の欠落によって発生する画質の劣化が抑制される。

以上説明したように、第 2 実施形態によれば、スタートパルス  $STH$  のハイレベルの期間をクロックパルス  $ClkH_1$ 、 $ClkH_2$  の  $n$  周期分（ただし、 $n$  は 2 以上）とし、ゲートパルス  $GH$  のハイレベルの期間をクロックパルス  $ClkH_2$  の  $n$  周期に 1 回の割合にすることによって、 $n$  個の画素 11 からの有効信号  $V_{sig}$  を色別に混合することができる。そのため、混色を来たすことなく、低解像度化を伴う水平走査を容易に実現することができる。特に、図 14 のように、  
25

ゲートパルス GH の位相をスタートパルス STH に対して複数行毎にずらす場合には、低解像度化の際の画質の劣化を抑制することができる。

また、第 2 実施形態では、色別に出力信号が分かれているので、第 1 実施形態の図 6、図 7 で説明したようにカラーフィルタの水平方向の繰り返し周期を意識した複雑なスタートパルス STH、ゲートパルス GH を必ずしも入れることなく、図 5 で説明したような連続したスタートパルス STH を入れることにより、混色を来たすことなく色別の画素混合を行うことができる。

また、出力バッファアンプ 22a, 22b の各々から出力される信号量は、第 1 実施形態と同様であり、第 2 実施形態によって実現される低解像度化を伴う水平走査によれば、低解像度化を伴わない水平走査よりも、感度の高い画像信号を出力することができる。

なお、第 2 実施形態では、「 $n=2$ 」として、2 画素混合によって低解像度化を伴う水平走査の説明を行ったが、 $n$  が他の値であっても同様にして低解像度化を伴う水平走査が実現でき、 $n$  の値を増減することによって、第 1 実施形態と同様に、解像度の低下率を容易に変更することができる。

また、第 2 実施形態では、連続したスタートパルス STH を用いて説明を行ったが、第 1 実施形態のように、二つ以上に分かれたスタートパルス STH を用いるようにしても良い。

また、第 1 実施形態の図 11 で説明した間引きを、第 2 実施形態の固体撮像装置 1 に適用するようにしても良い。その場合、スタートパルス STH を変更せずに、ゲートパルス GH のみを適当に設定するだけで、間引きを行うことができる。

また、第 2 実施形態では、3 色のカラーフィルタがベイヤ配列で配置されている。そのため、隣接する 2 つの垂直信号線 12 (G 垂直信号線 12、RB 垂直信号線 12) を 1 単位とするグループ分けをし、2 つの水平信号線 21a, 21b を設けることによって、低解像度化を伴う色別の水平走査を実現しているが、本発明による低解像度化を伴う色別の水平走査は、3 色カラーフィルタが公知のストライプ配列やデルタ配列で配置されている場合であっても、フィルター繰り返しピッチを変更して適用したり、垂直信号線 12 のグループ分けや水平信号線 21 の数を適宜決め、固体撮像素子 10 内の各部を適直接続することによって実現

できる。

例えば、3色カラーフィルタがストライプ配列で配列されている場合には、固体撮像素子10を図17に示すような構成にすれば良い。

## 5 産業上の利用の可能性

本発明の固体撮像装置では、垂直信号線に出力された画像信号は、水平走査の際、水平スイッチを介して接続される水平信号線に供給され、その水平信号線に接続される垂直信号線の数、 $n$ の値によって決められることになる。

そのため、 $n$ が1の場合、低解像度化を伴わない色別の水平走査が行われ、 $n$ が2以上の場合、複数の画素によって生成された画像信号が水平信号線に供給されて、低解像度化を伴う水平走査が行われる。また、パルスを入力方法を変更する事により、色別の低解像度化を伴う水平走査が実施できる。すなわち、低解像度化を実現するための特別な複雑な回路を撮像素子内部に設ける必要がない。

また、解像度の低下率の変更は、 $n$ の値を増減するだけで行うことができ、さらに、間引きの程度を示す $k$ の値を増減することによっても行うことができる。

したがって、本発明によれば、画像信号の読み出し時における低解像度化を、簡単な構成により実現することができる。

## 請求の範囲

1. 画像信号を生成する複数の画素と、  
垂直方向に配置された前記複数の画素と接続される複数の垂直信号線と、  
5 前記複数の画素を行毎に選択し、同一行に配置された各々の画素によって生成される画像信号を当該画素に接続された垂直信号線へ出力する垂直走査回路と、  
前記複数の垂直信号線の各々に設けられた複数の水平スイッチと、  
前記複数の垂直信号線に出力される画像信号が前記複数の水平スイッチを介して供給される水平信号線と、  
10 同時に選択する前記垂直信号線の数を示す $n$ の値（ $n$ は自然数）を設定する設定手段と、  
前記設定手段により設定される $n$ の値に基づいて、前記選択する垂直信号線を有効とする期間を設定し、該期間を示す列選択パルスを順次シフトしながら出力する水平走査回路と、  
15 前記水平スイッチと接続され、前記列選択パルスと、前記複数の水平スイッチの駆動のタイミングを定めるゲートパルスとを入力し、該ゲートパルスおよび該列選択パルスによって前記選択する垂直信号線に対応する水平スイッチを駆動する水平選択回路と  
備えたことを特徴とする固体撮像装置。
- 20 2. 請求の範囲 1 に記載の固体撮像装置において、  
前記複数の画素は複数の色種のカラーフィルタの何れかが対応付けられ、入射光に応じて当該カラーフィルタの色種の画像信号を生成する複数の画素であることを特徴とする固体撮像装置。
3. 請求の範囲 1 に記載の固体撮像装置において、  
25 前記水平走査回路は、  
水平走査の時間間隔を規定するクロックパルスと、水平走査の 1 周期に 1 回の割合で発生され、かつ、パルス幅が該クロックパルスの $n$ 周期分（ $n$ は 2 以上の自然数）であって、水平走査の開始を規定するスタートパルスとを入力し、該クロックパルスと該スタートパルスとに基づく $n$ の値に応じた前記列選択パルスを、

該クロックパルスに同期して順次シフトしながら出力し、

前記ゲートパルスは、

前記クロックパルスの $n$ 周期に1回の割合で発生され、前記スタートパルスに同期している

5      ことを特徴とする固体撮像装置。

4.    請求の範囲2に記載の固体撮像装置において、

前記複数の画素には、水平方向に、 $m$ 画素 ( $m$ は2以上の自然数) ごとに同色のカラーフィルタが対応付けられており、

前記水平走査回路は、

10    水平走査の時間間隔を規定するクロックパルスと、該クロックパルスの  $(m \times h)$  倍 ( $h$ は自然数) の周期に1回の割合で合計 $n$ 回 ( $n$ は2以上の自然数) 発生され、水平走査の開始を規定するスタートパルスとを入力し、該クロックパルスと該スタートパルスとに基づく $n$ の値に応じた前記列選択パルスを、該クロックパルスに同期して順次シフトしながら出力し、

15    前記ゲートパルスは、

前記クロックパルスの  $(m \times n \times h)$  倍の周期に  $(m \times h)$  回の割合で発生され、前記スタートパルスに同期している

ことを特徴とする固体撮像装置。

5.    請求の範囲4に記載の固体撮像装置において、

20    前記ゲートパルスは、

前記クロックパルスの  $(m \times n \times h)$  倍の周期に換えて、該クロックパルスの  $\{m \times (n + k) \times h\}$  倍 ( $k$ は自然数) の周期に  $(m \times h)$  回の割合で発生され、前記スタートパルスに同期している

ことを特徴とする固体撮像装置。

25    6.    請求の範囲4に記載の固体撮像装置において、

前記ゲートパルスは、

発生される期間が、前記スタートパルスに対して $p$ 行毎 ( $p$ は自然数) に位相がずれている

ことを特徴とする固体撮像装置。

7. 請求の範囲 1 に記載の固体撮像装置において、

前記水平選択回路は、

前記垂直信号線と同数のアンド回路から成り、各々のアンド回路の一方の入力端には、前記水平走査回路から順次出力される列選択パルスが個別に入力され、

5 他方の入力端には、前記ゲートパルスが入力される

ことを特徴とする固体撮像装置。

8. 請求の範囲 1 に記載の固体撮像装置において、

前記複数の垂直信号線の各々に対応付けられた水平スイッチと画素との間に設けられ、該画素によって生成されて当該垂直信号線に出力された画像信号を一時

10 的に蓄える複数の蓄積回路

を備えたことを特徴とする固体撮像装置。

9. 請求の範囲 2 に記載の固体撮像装置において、

前記複数の色種のカラーフィルタは、

赤、緑、青の 3 色のカラーフィルタである

15 ことを特徴とする固体撮像装置。

10. 請求の範囲 9 に記載の固体撮像装置において、

前記複数の色種のカラーフィルタは、

前記 3 色のカラーフィルタのうち、特定の 1 色のカラーフィルタと、他の 2 色のカラーフィルタとが市松模様状となる配列で配置される

20 ことを特徴とする固体撮像装置。

11. 複数の色種のカラーフィルタの何れかが対応付けられ、入射光に応じて当該カラーフィルタの色種の画像信号を生成する複数の画素と、

垂直方向に配置された前記複数の画素と接続される複数の垂直信号線であって、接続された画素をあわせると前記カラーフィルタの全ての色種に対応する画素が

25 含まれるグループに分けられる複数の垂直信号線と、

前記複数の画素を行毎に選択し、同一行に配置された各々の画素によって生成される画像信号を当該画素に接続された垂直信号線へ出力する垂直走査回路と、前記複数の垂直信号線の各々に設けられた複数の水平スイッチと、

前記グループに属する垂直信号線と同数設けられ、垂直信号線に出力される画

像信号が、前記複数の水平スイッチを介して色別に供給される複数の水平信号線と、

予め設定され、同時に選択する前記グループの数を示す $n$ の値（ $n$ は自然数）に応じて、前記選択するグループを有効とする期間を設定し、該期間を示す列選択パルスを順次シフトしながら出力する水平走査回路と、

前記水平スイッチと接続され、前記列選択パルスと、前記複数の水平スイッチの駆動のタイミングを定めるゲートパルスとを入力し、該ゲートパルスおよび該列選択パルスによって前記選択するグループに属する垂直信号線に対応する水平スイッチを駆動する水平選択回路と

10      を備えたことを特徴とする固体撮像装置。

12.      請求の範囲11に記載の固体撮像装置において、  
前記水平走査回路は、

水平走査の時間間隔を規定するクロックパルスと、水平走査の1周期に1回の割合で発生され、かつ、パルス幅が該クロックパルスの $n$ 周期分であって、水平走査の開始を規定するスタートパルスとを入力し、該クロックパルスと該スタートパルスとに応じて設定される $n$ の値に応じて、前記選択するグループを有効とする期間を設定し、該クロックパルスに同期して前記列選択パルスを順次シフトしながら出力し、

前記ゲートパルスは、  
20      前記クロックパルスの $n$ 周期に1回の割合で発生され、前記スタートパルスに同期している

ことを特徴とする固体撮像装置。

13.      請求の範囲12に記載の固体撮像装置において、  
前記ゲートパルスは、

25      前記クロックパルスの $n$ 周期に換えて、該クロックパルスの $(n+k)$ 周期（ $k$ は自然数）に1回の割合で発生され、前記スタートパルスに同期している

ことを特徴とする固体撮像装置。

14.      請求の範囲11に記載の固体撮像装置において、  
前記ゲートパルスは、

前記スタートパルスに対して、 $p$  行毎（ $p$  は自然数）に位相がずれていることを特徴とする固体撮像装置。

15. 請求の範囲 11 に記載の固体撮像装置において、  
前記水平選択回路は、

5 前記グループと同数のアンド回路から成り、各々のアンド回路の一方の入力端には、前記水平走査回路から順次出力される列選択パルスが個別に入力され、他方の入力端には、前記ゲートパルスが入力されることを特徴とする固体撮像装置。

16. 請求の範囲 11 に記載の固体撮像装置において、

10 前記複数の垂直信号線の各々に対応付けられた水平スイッチと画素との間に設けられ、該画素によって生成されて当該垂直信号線に出力された画像信号を一時的に蓄える複数の蓄積回路を備えたことを特徴とする固体撮像装置。

17. 請求の範囲 11 に記載の固体撮像装置において、

15 前記複数の色種のカラーフィルタは、  
赤、緑、青の 3 色のカラーフィルタであり、  
前記複数の垂直信号線は、

前記 3 色のカラーフィルタのうち、特定の 1 色のカラーフィルタが対応付けられた画素に接続される垂直信号線と、他の 2 色のカラーフィルタが個別に対応付けられた画素に接続される垂直信号線とが属するグループに分けられ、  
20 前記複数の水平信号線は、

前記特定の 1 色のカラーフィルタが対応付けられた画素によって生成された画像信号が供給される水平信号線と、前記他の 2 色のカラーフィルタが個別に対応付けられた画素によって生成された画像信号が交互に供給される水平信号線とから成る  
25

ことを特徴とする固体撮像装置。

18. 請求の範囲 17 に記載の固体撮像装置において、

前記複数の色種のカラーフィルタは、

前記特定の 1 色のカラーフィルタと前記他の 2 色のカラーフィルタとが市松模



様状となる配列で配置され、

前記複数の垂直信号線は、

前記複数の画素のうち隣り合う 2 列の画素の間に 1 つずつ配置され、該 2 列の画素に対して 1 行おきに交互に接続される

5      ことを特徴とする固体撮像装置。

3/17

図 3

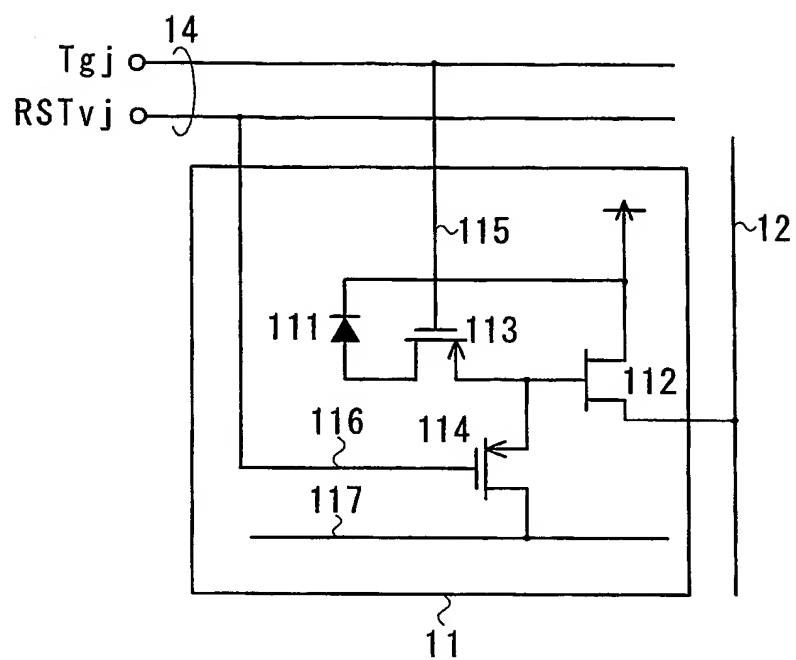


図 4

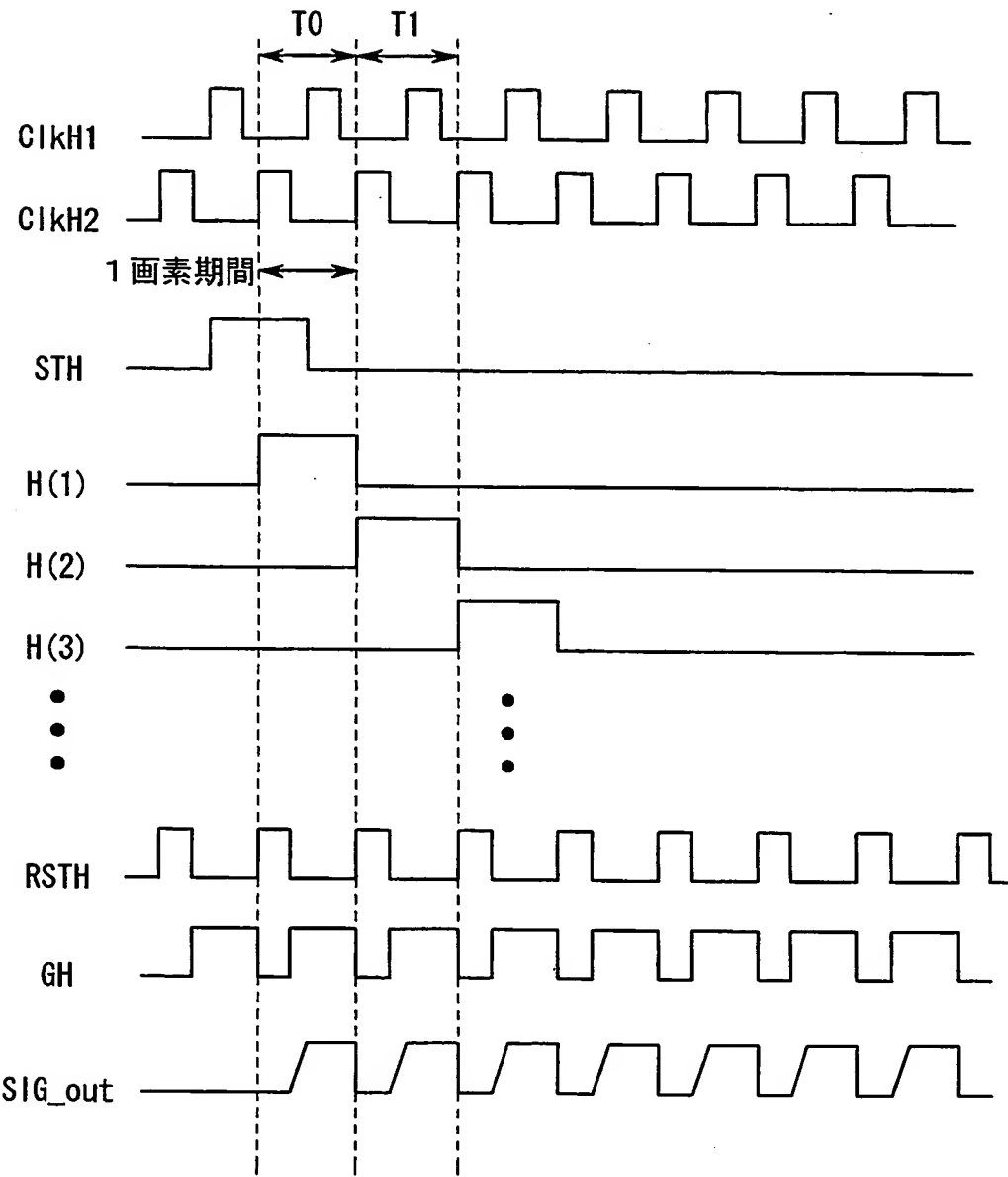
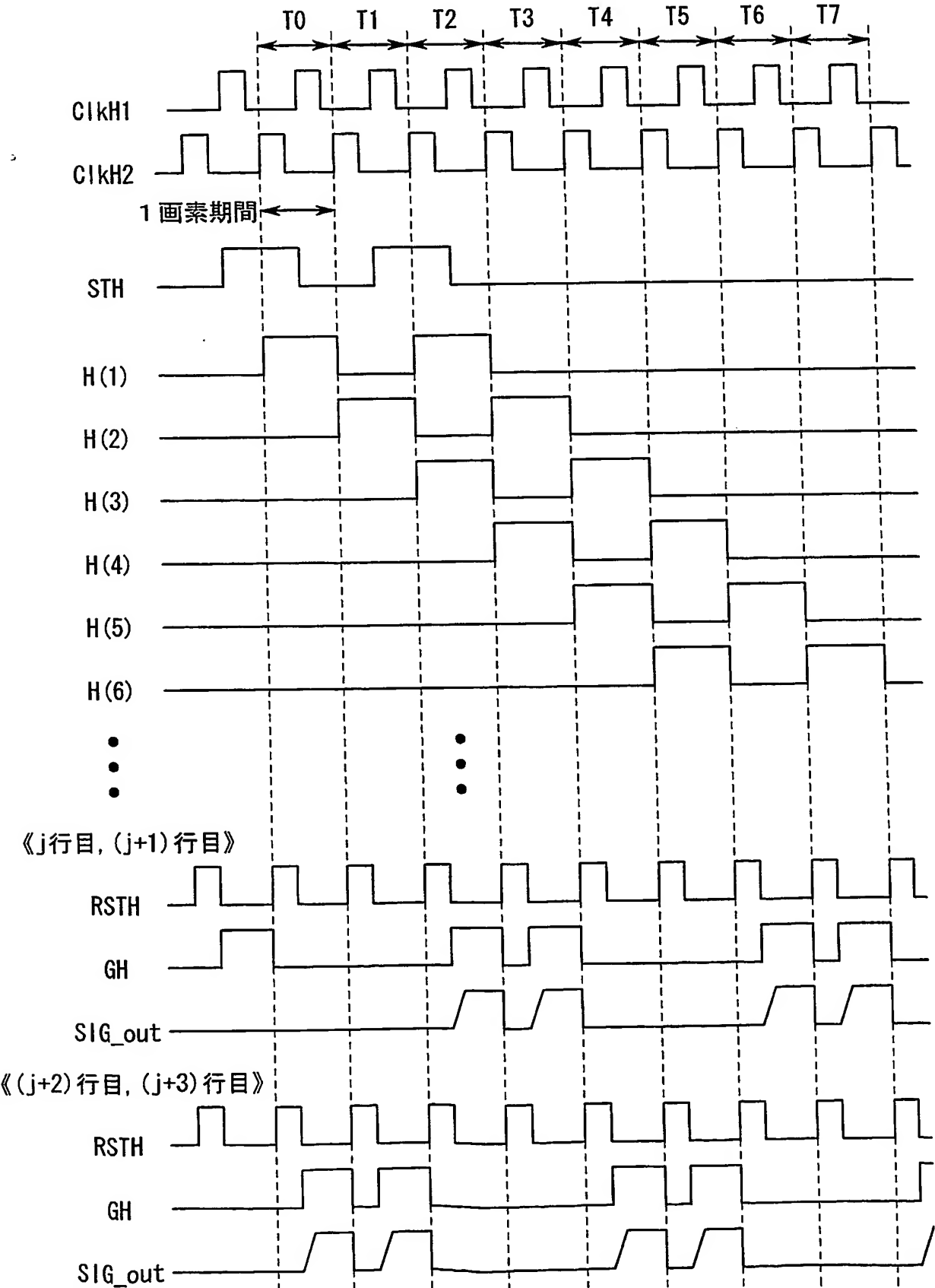
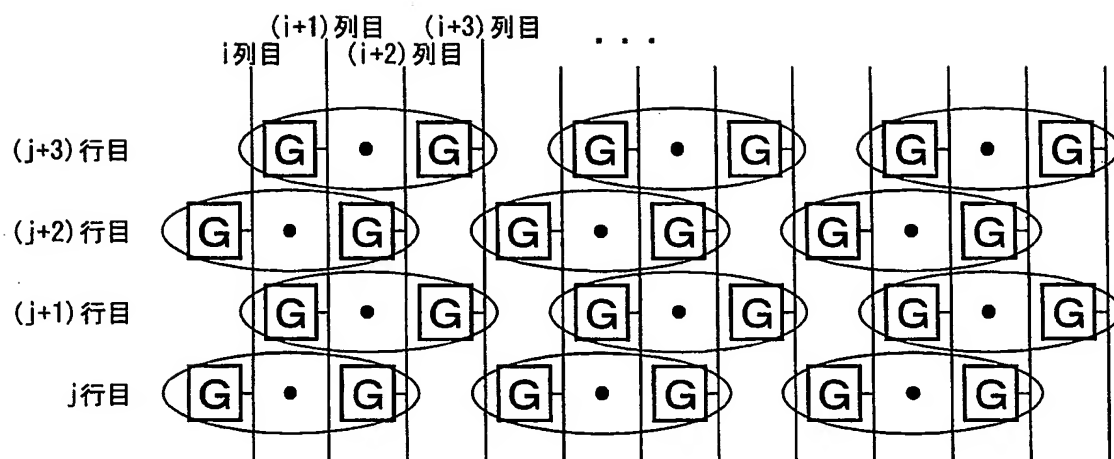


図 7

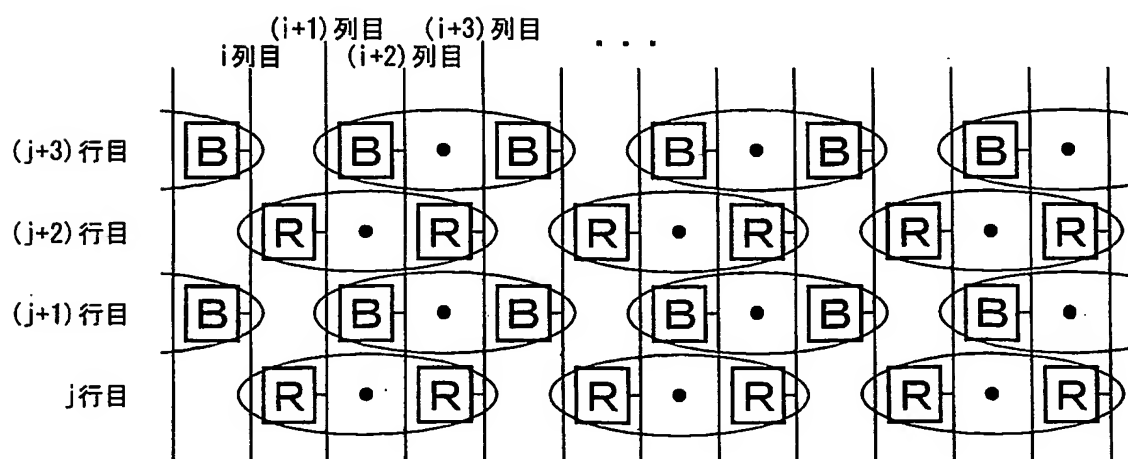


8 / 17

## 図 8



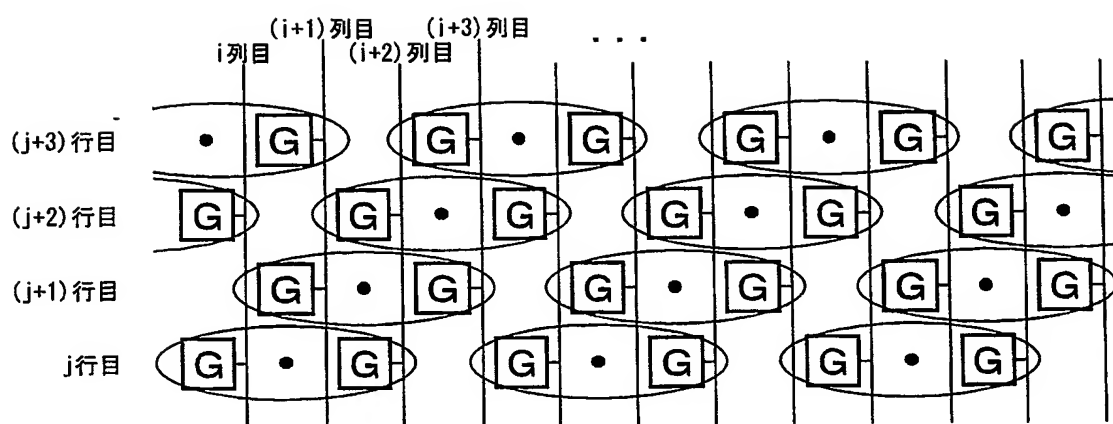
(1) G画素に着目した場合



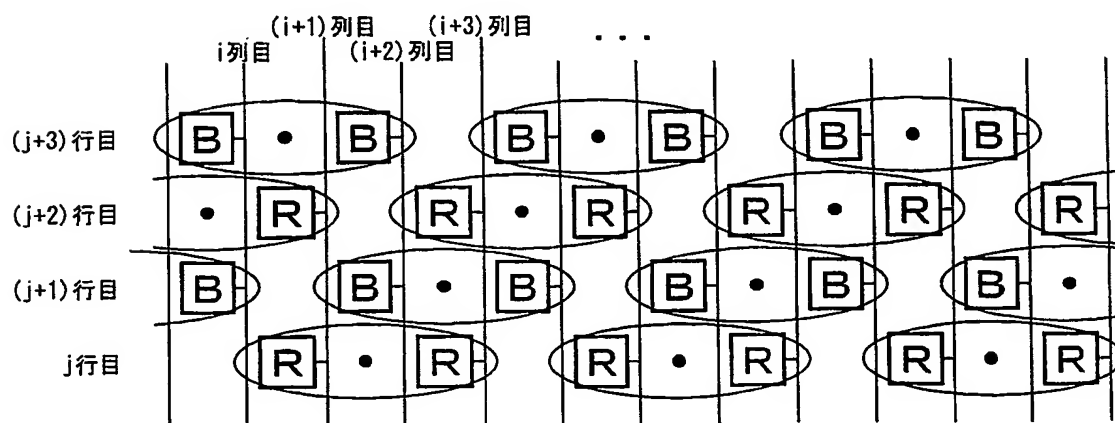
(2) R画素およびB画素に着目した場合

9/17

## 図 9



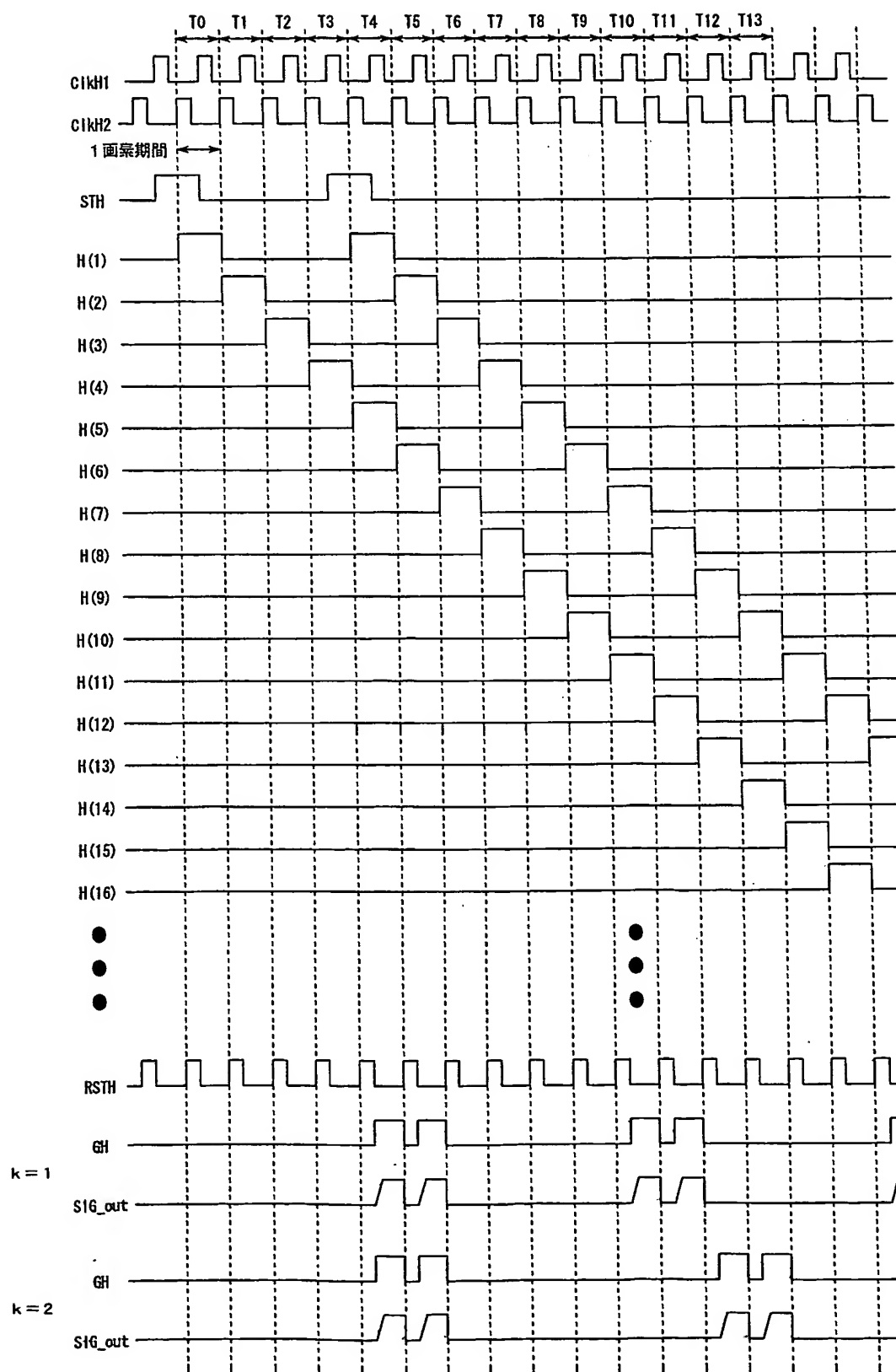
(1) G画素に着目した場合



(2) R画素およびB画素に着目した場合

10/17

図 10



11/17

図 11

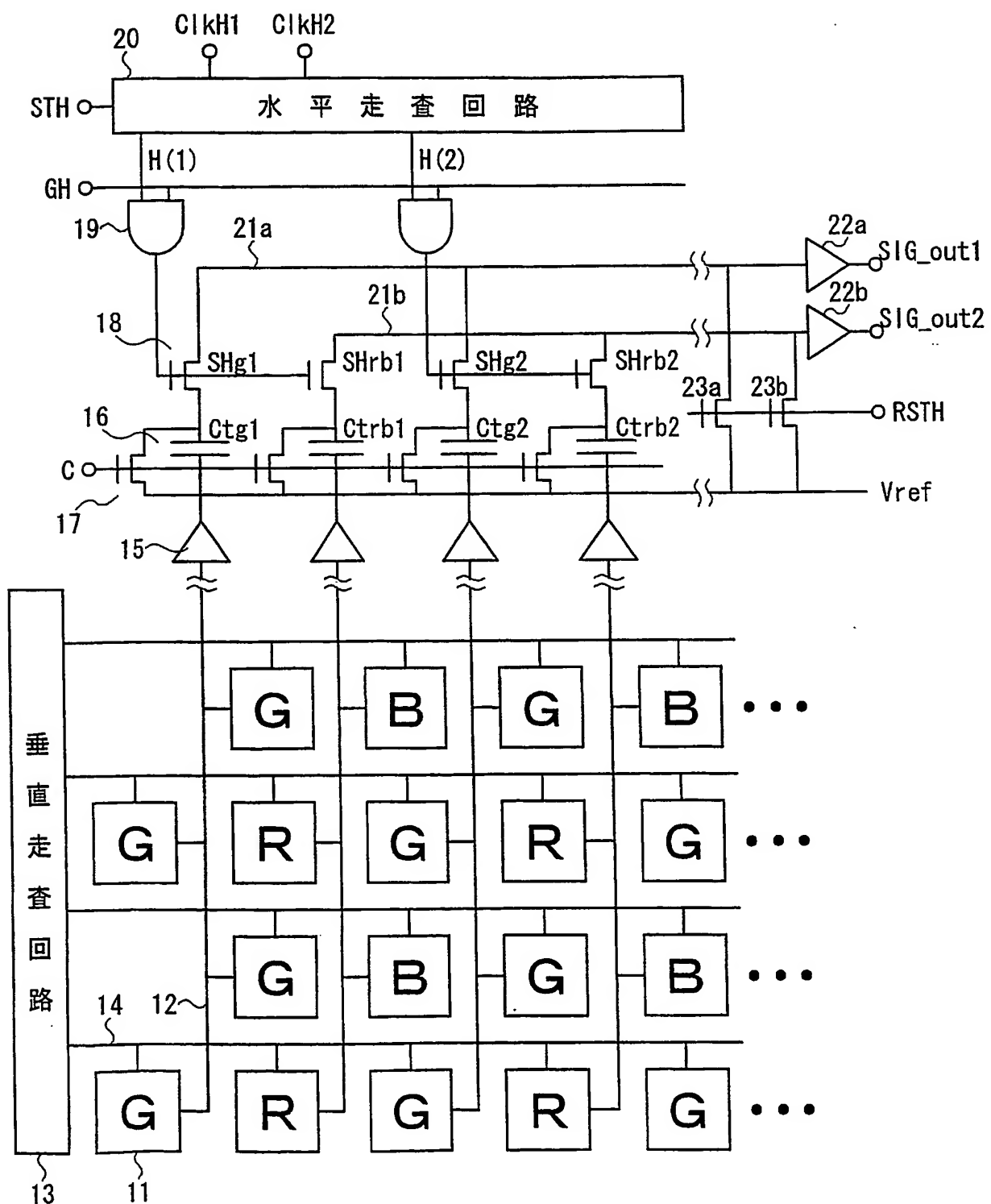
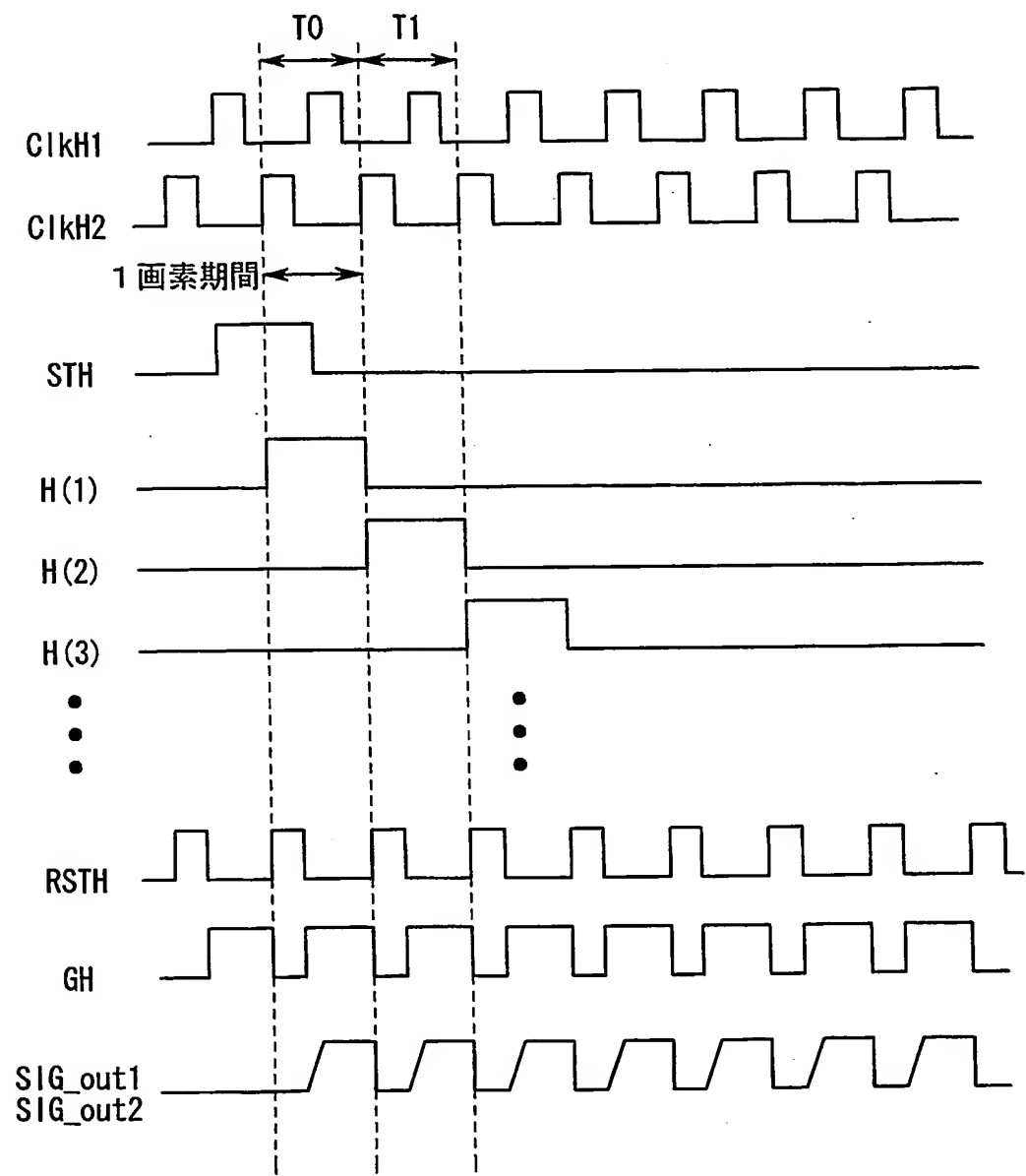


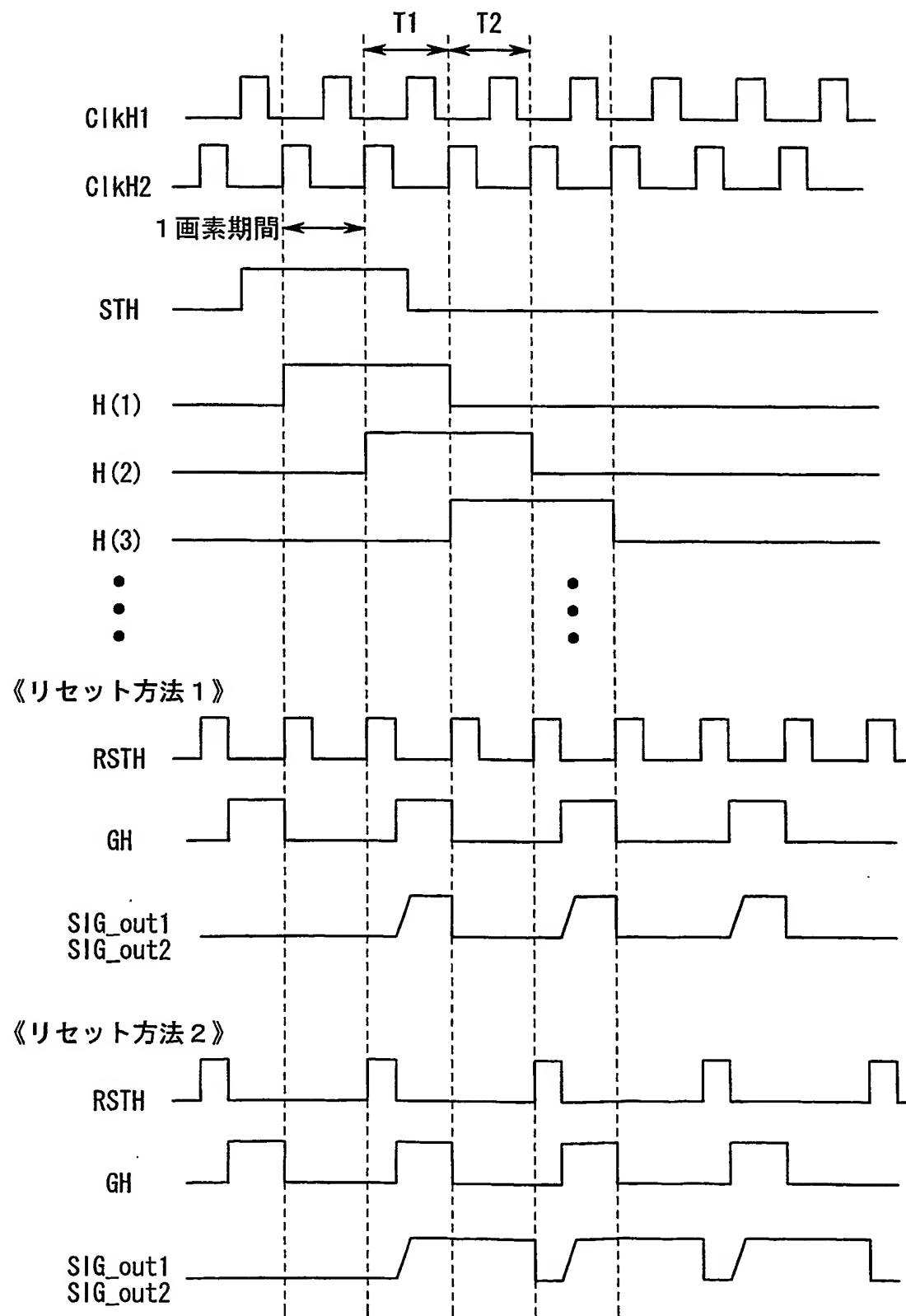


図 1 2



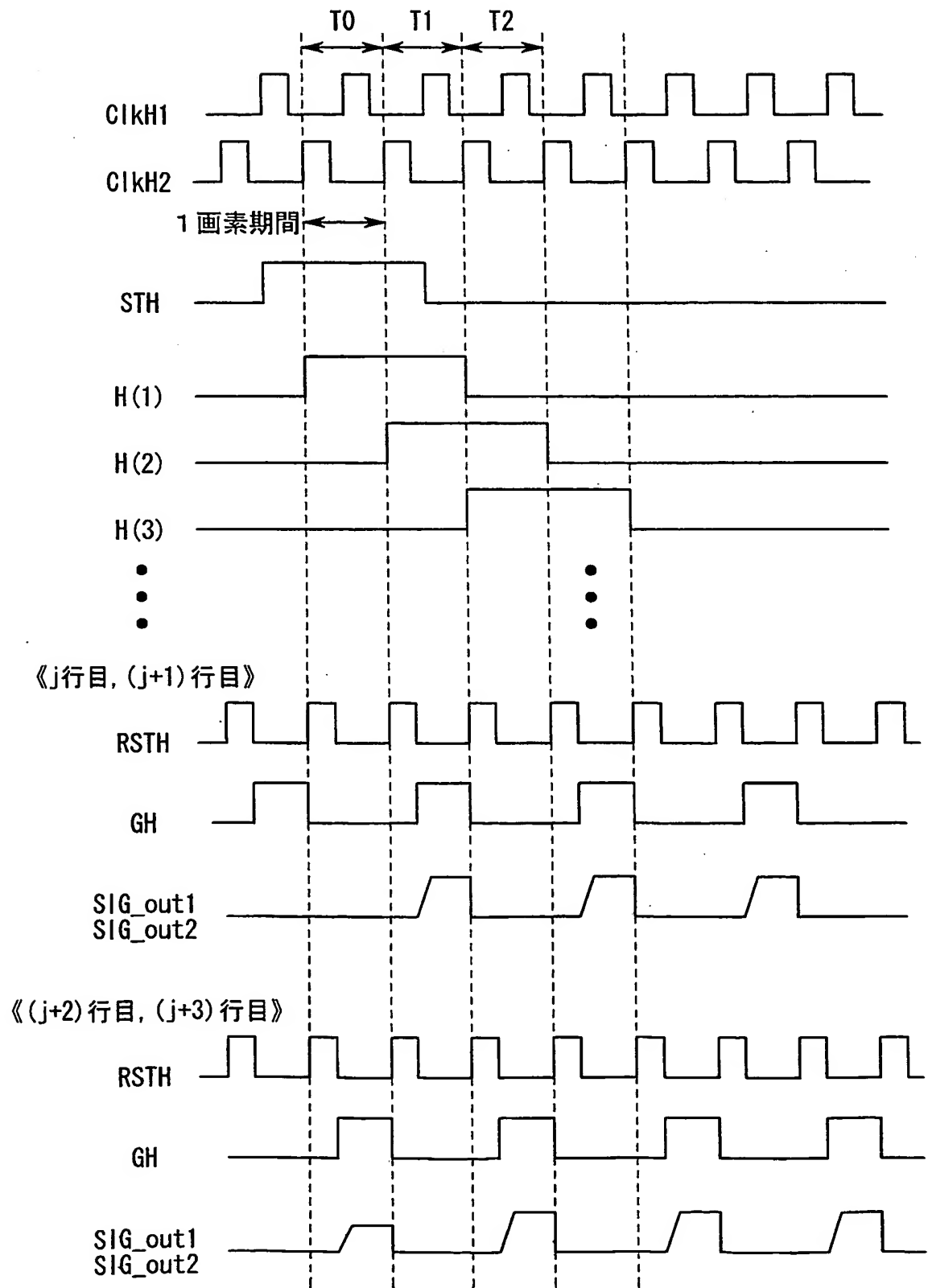
13/17

図 13



14/17

図 14



C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2000-32480 A (オリンパス光学工業株式会社) 2000. 01. 28, 全文, 全図 (ファミリーなし)	1-18
A	J P 2000-341699 A (キャノン株式会社) 2000. 12. 08, 全文, 全図 (ファミリーなし)	1-18
A	J P 2002-165136 A (キャノン株式会社) 2002. 06. 07, 全文, 全図 (ファミリーなし)	1-18
A	J P 2002-84462 A (日本放送協会) 2002. 03. 22, 全文, 全図 (ファミリーなし)	1-18
A	J P 2002-320235 A (富士通株式会社) 2002. 10. 31, 全文, 全図 (ファミリーなし)	1-18

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**